

W1204



JP11045919

Biblio

Pag 1

Drawing

esp@cenet**MANUFACTURE OF SEMICONDUCTOR SUBSTRATE**

Patent Number: JP11045919
Publication date: 1999-02-16
Inventor(s): ONO MAKOTO; NAKAJIMA TATSUYA; MIYAZAKI ISAO; KOMA MASAKI; GO NAOKI
Applicant(s): HITACHI LTD
Requested Patent: ☐ JP11045919
Application Number: JP19970198219 19970724
Priority Number(s):
IPC Classification: H01L21/66; G01N21/88; G06T7/00
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To manufacture a semiconductor substrate of high quality at high yield, by early finding an abnormal situation from failure data obtained by inspecting with an inspection device, to significantly reduce defects in manufacturing.

SOLUTION: Inspected failure position data 101, 102 and 103 on each semiconductor substrate are specified on the coordinate of image data comprising lattice pixels set on the semiconductor substrate, and the number of failures are added for each lattice pixel on the coordinate of specified image data for a plurality of semiconductor substrates, and failure distribution image data 111, 112 and 113 indicated with variable density values are prepared. Then, the prepared failure distribution image data is displayed on a display means, and a condition for generating failures on the semiconductor substrate is grasped based on the displayed failure distribution image data.

Data supplied from the esp@cenet database - I2

(51)InCl [*]	識別記号	F I	J	A	Z	E	4 0 5 A	請求項の数16	OL (全 23 頁)
H 0 1 L 21/66		H 0 1 L 21/66							
G 0 1 N 21/68		G 0 1 N 21/68							
G 0 6 T 7/00		G 0 6 F 15/62							
		審査請求	未請求	請求項の数16	OL (全 23 頁)				

(21) 出版番号	特願平9-198219	(71) 出願人	000005108 株式会社日立製作所
(22) 出願日	平成9年(1997)7月24日	(72) 発明者	小野 威 東京都小平市上水本町五丁目20番1号棟式 会社日立製作所半導体事業部内
		(72) 発明者	中島 徹也 東京都小平市上水本町五丁目20番1号棟式 会社日立製作所半導体事業部内
		(72) 発明者	宮崎 功 東京都小平市上水本町五丁目20番1号棟式 会社日立製作所半導体事業部内
		(74) 代理人	弁理士 高橋 明夫 (外1名) 最終頁に続く

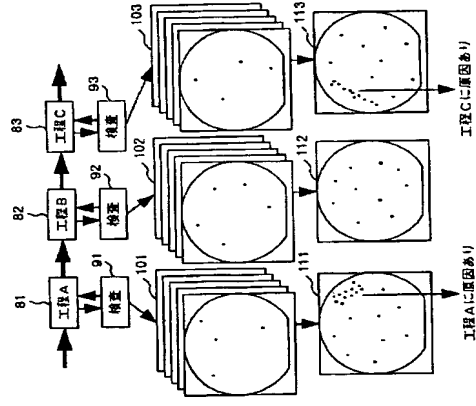
(54)【発明の名称】半導体基板の製造方法

(57)【導直】(修正)

【課題】検査装置で検出されて得られる不良データから異常事象を早期に見付けて、不良の作り込みを著しく低減して半導体基板を廃歩留まりで、且つ高品質で製造できるようにする。

【解決手段】検査された各半導体基板上の不良の位置データ101、102、103を、半導体基板上に対して設定された格子状の面素からなる画像データ上に強調指定し、強調指定された画像データにおいて格子状の画像素に不良の個数を複数の半導体基板について加算して、總数値で示される不良分布画像データ111、112、113を作成する不良分布画像データ作成工程と、作成された不良分布画像データを表示手段に提示し、提示された不良分布画像データに基づいて半導体基板上における不良の発生状態を把握する不良発生状態把握工程とを有する。

一



【特許請求の範囲】

【謝求事項1】 複数の製造工程を有する半導体基板の製造工程において、前記所望の製造工程で製造された複数の半導体基板に対して各半導体基板上に発生した不良の位置を検査装置で検査する検査工程において、格子状の画素毎に不良の画素を有する不良発生状態の半導体基板を把握することとを特徴とする半導体基板の製造方法。

【請求項2】複数の製造表面から構成される製造ライインにより半導体基板を製造する半導体基板の製造方法において、前記所望の製造表面に発生した不良の半導体基板に板に対して各半導体基板上に不良の位置を検査された各半導体基板上に不良の位置データを用いて不良の位置データを、半導体基板上に不良の位置データを用いて格子状の面画素からなる画像データ上に格納して設定された格子状の面画素において格子状の面画素毎に不良の個数を複数の半導体基板において繰り返し測定して不良分布面画素データを作成する不良分布面画素データ作成工程と、不良分布面画素データを作成工程で作成された不良分布面画素データに基づいて半導体基板上における不良の発生状態を把握する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

【図3項3】複数の製造工程を経て半導体基板を製造する半導体基板の製造方法において、前記所望の製造工程で製造された複数の半導体基板について各半導体基板上に発生した不良の位置を検出装置で検出する検査工程と、該検査工程で位置を検出された半導体基板上の不良の個数データを、半導体基板上において設定された格子状の画素からなる画像データ上に逐個指定し、該画像データ上において格子状の画素毎に不良の個数を複数の半導体基板上に作成する不良分布画像データを作成工程と、該不良分布画像データを作成された検査値で示される不良分布画像データを作成工程で作成された検査値で示される不良分布画像データを表示手段に表示し、該表示された検査値で示される不良分布画像データに基づいて半導体基板上における不良の発生状態を把握する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

(請求項4) 複数の製造装置から構成される製造ラインにおいて、前記所望の製造装置で製造された複数の半導体基板に基づいて、前記所望の製造装置で製造された不良の位置を検査する検査工程と、該検査工程で検査された各装置で検査する検査工程と、複数回繰り返して検査される検査工程とを有する。

半導体基板上の不良の位置データを、半導体基板上に對して設定された格子状の画素からなる画像データ上に座標指定し、該座標指定された画像データ上において格子状の画素毎に不良の個数を複数の半導体基板について加算して画素値で示される不良分布画像データを作成する不良分布画像データ作成工程と、該不良分布画像データ作成工程で作成された該値で示される不良分布画像データを表示手段に提示し、該表示された値を有する不良分布画像データに基づいて半導体基板工程における不良の発生状態を把握する不良発生状態把握工程とを有する。

【請求項5】複数の製造工程を経て半導体基板を製造する半導体基板の製造方法において、前記所望の製造工程で製造されたロット単位での複数の半導体基板について、各半導体基板上に発生した不良の位置を検出装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを用いて、半導体基板上に座標指定された格子状の画素からなる画像データ上に座標指定された格子状の複数の半導体基板について加算してロット単位での不良分布画像データを作成する不良分布画像データ作成工程と、該不良分布画像データ作成工程で作成されたロット単位での不良分布画像データに基づいて半導体基板上における不良の発生状態を把握する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

【請求項6】 複数の製造装置から構成される製造ラインにおいて、前記所望の製造装置で製造されたロット単位において、半導体基板を製造する半導体基板の製造方法において、前記製造装置において各半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、半導体基板上に対して設定された格子状の面素からなる面画像データ上に格綴指定し、該面画像データ上において格子状の面素毎に不良の個数をロット単位での不良分布画像データを作成する不良分布画像データ作成工程と、該不良分布画像データに基づいて不良の個数をロット単位での不良分布画像データを作成して不良の個数をロット単位での不良分布画像データ作成工程で作成されたロット単位での不良分布画像データに基づいて半導体基板上における不良の発生状態を把握する不良発生状態画像検査工程とを有することとを特徴とする半導体基板の製造方法。

【計測事項7】複数の製造工程を経て半導体基板を製造する半導体基板の製造方法において、前記所望の製造工程で製造されたロット単位での複数の半導体基板について、各半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データからなる画像データ上に設定された格子状の画素からなる画素データ上に該画素指定した格子状の画素データにおいて格子状の画素毎に不良の個数を該画像データ上にその格子状の画素毎について加算してロット単位での複数の半導体基板について加算してロット

ト単位での濃減値で示される不良分布画像データを作成する不良分布画像データ作成工程と、該不良分布画像データ作成工程で作成された不良分布画像データ単位での濃減値で示される不良分布画像データを表示手段に表示し、該表示された不良分布画像データに対して各半導体基板上における不良の発生状態を把握する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

【請求項8】複数の製造装置から構成される製造ラインにより半導体基板を製造する半導体基板の製造方法において、前記所望の製造装置で製造されたロット単位に、複数の半導体基板について各半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、半導体基板上に対して設定された格子状の画像からなる面像データに対して設定された格子状の画像からなる面像データ上に座標指定し、該座標指定された面像データにおいて格子状の画像毎に不良の個数をカウントし、不良の個数を濃減値として表示する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

【請求項9】複数の製造工程を経て半導体基板を製造する半導体基板の製造方法において、前記所望の製造工程で製造された複数の半導体基板について各半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、半導体基板上に対して設定された格子状の画像からなる面像データ上に座標指定し、該面像データにおいて格子状の画像毎に不良の個数を濃減値として表示する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

【請求項10】複数の製造装置から構成される製造ラインにより半導体基板を製造する半導体基板の製造方法において、前記所望の製造装置で製造された複数の半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、半導体基板上に対して設定された格子状の画像からなる面像データ上に座標指定し、該面像データにおいて格子状の画像毎に不良の個数を濃減値として表示する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

布画像データを作成する不良分布画像データ作成工程と、該不良分布画像データ作成工程で作成された不良分布画像データから不良分布の特徴量を算出し、該算出された不良分布の特徴量に基づいて半導体基板上における不良の発生状態を把握する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

【請求項11】複数の製造工程を経て半導体基板を製造する半導体基板の製造方法において、前記所望の製造工程で製造された複数の半導体基板について各半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、半導体基板上に対して設定された格子状の画像からなる面像データ上に座標指定し、該面像データにおいて格子状の画像毎に不良の個数を濃減値として表示する不良発生状態把握工程とを有することを特徴とする不良分布画像データ作成工程と、該不良分布画像データ作成工程で作成された不良分布画像データを、複数の指定された不良の発生原因が推定可能な事例データベースと照合解析して不良の発生原因を説明する不良解析工程とを有することを特徴とする半導体基板の製造方法。

【請求項12】複数の製造装置から構成される製造ラインにより半導体基板を製造する半導体基板の製造方法において、前記所望の製造装置で製造された複数の半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、半導体基板上に対して設定された格子状の画像からなる面像データ上に座標指定し、該面像データ上に不良の個数を濃減値として表示する不良分布画像データを作成する不良分布画像データ作成工程と、該不良分布画像データ作成工程で作成された不良分布画像データを、複数の指定された不良の発生原因が推定可能な事例データベースと照合解析して不良の発生原因を説明する不良解析工程とを有することを特徴とする半導体基板の製造方法。

【請求項13】複数の製造工程を経て半導体基板を製造する半導体基板の製造方法において、前記所望の製造工程で製造された複数の半導体基板について各半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、半導体基板上に対して設定された格子状の画像からなる面像データ上に座標指定し、該面像データにおいて格子状の画像毎に不良の個数を濃減値として表示する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

の製造方法。

【請求項14】複数の製造装置から構成される製造ラインにより半導体基板を製造する半導体基板の製造方法において、前記所望の製造装置で製造された複数の半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、半導体基板上に対して設定された格子状の画像からなる面像データ上に座標指定し、該面像データ上に不良の個数を濃減値として表示する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

【請求項15】複数の製造工程を経て半導体基板を製造する半導体基板の製造方法において、前記所望の製造工程で製造された複数の半導体基板について各半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、半導体基板上に対して設定された格子状の画像からなる面像データ上に座標指定し、該面像データ上に不良の個数を濃減値として表示する不良発生状態把握工程とを有することを特徴とする不良分布画像データ作成工程と、該不良分布画像データ作成工程で作成された不良分布画像データを、複数の指定された不良の発生原因が推定可能な事例データベースと照合解析して不良の発生原因を説明する不良解析工程とを有することを特徴とする半導体基板の製造方法。

【請求項16】複数の製造装置から構成される製造ラインにより半導体基板を製造する半導体基板の製造方法において、前記所望の製造装置で製造された複数の半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、半導体基板上に対して設定された格子状の画像からなる面像データ上に座標指定し、該面像データ上に不良の個数を濃減値として表示する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

【請求項17】複数の製造装置から構成される製造ラインにより半導体基板を製造する半導体基板の製造方法において、前記所望の製造装置で製造された複数の半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、半導体基板上に対して設定された格子状の画像からなる面像データ上に座標指定し、該面像データ上に不良の個数を濃減値として表示する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

【請求項18】複数の製造装置から構成される製造ラインにより半導体基板を製造する半導体基板の製造方法において、前記所望の製造装置で製造された複数の半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、半導体基板上に対して設定された格子状の画像からなる面像データ上に座標指定し、該面像データ上に不良の個数を濃減値として表示する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

不良分布画像データ作成工程で作成されたショット単位若しくはチップ単位での濃減値で示される不良分布画像データを表示手段に表示し、該表示されたショット単位若しくはチップ単位の濃減値で示される不良分布画像データに基づいて半導体基板上における不良の発生状態を把握する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体ウエハ等の半導体基板に対して、特に異物検査、外観不良検査、合わせ検査、駆動検査、電気検査、寸法検査などの検査データを基にして不良解析、品質管理等を行って製造する半導体基板の製造方法に関する。

【0002】

【従来の技術】不良解析、品質管理等を行って半導体基板を製造する半導体基板の製造方法に関する従来技術として、特開平5-44006号公報および特開平6-9915号公報に記載された内容が知られている。また、半導体基板の製造方法において、異常事態を解析する支援システムとしての従来技術として、「月刊Semiconductor World 1996.8 (p.79-105)」に記載された内容が知られている。この従来技術は、異物検、不良品に記号や色やハッチングを指定し、半導体ウエハ毎にその不良の分布を指示し、およびその不良分布を解析することを可能にするものである。

【0003】

【発明が解決しようとする課題】しかしながら、異物検、不良品に記号や色やハッチングを指定し、半導体ウエハ毎にその不良の分布を指示しておよその不良分布を解析する従来技術では、ロット毎、日別傾向、製造工程毎、製造設備など解析するために、多数の半導体ウエハ、および多数の不良を重ねて表示すると、半導体ウエハ全体に不良が存在するため、記号と記号の重なり、色の乱立などにより、不良の傾向を顕著するために不向きであり、解析を困難にしていた。また、異常事態を解析する従来の支援システムでは、人手が必要であるため、リアルタイムな異常検知を行うことができず、不良のつくり込みを余儀なくしていた。また、従来技術においては、異常状態を自動で監視、検知し、関係者に自動で伝達する点について十分考慮されていなかった。

【0004】本発明の目的は、上記課題を解決すべく、製造ラインで製造される半導体基板に対して検査装置で検査されて得られる異物欠陥や外観欠陥などの不良データから異常事態を早期に見つけて、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造できるようにした半導体基板の製造方法を提供することにある。また、本発明の他の目的は、製造ラインで

配所望の製造装置で製造された虫歯の半導体基板について、各半導体基板上に発生した不良の位置を検査装置で検定する検査工程と、該検査工程で検定された不良の位置データを用いて、該面像データ上において格子状の面像からなる面像データ上に加算して不良分布面像データを作成する不良分布面像データ作成工程と、該不良分布面像データ作成工程で作成された不良分布面像データから不良分布の特徴値を算出し、該算出された不良分布状態から不良分布の特徴値に基づいて半導体基板上における不良の発生状態を特定する不良発生状態検出工程とを有することを特徴とする半導体基板の製造方法である。

[illegible][illegible][illegible][illegible]

を、半導体基板上上に於て安定した格子状の面画か
なる画像データ上に於て指定し、該画像データにおに
て格子状の面画毎に不良の箇所を複数の半導体基板上
いて加算して不良分布面画データを作成する不良分布
像データ作成工程と、該不良分布面画データを、複数
作成された不良分布面画データを、複數用意された不
の発生原因が推定可能な例データベースと照合解析
て不良の発生原因を究明する不良解析工程とを有す
とを特徴とする半導体基板の製造方法である。

【0010】また、本発明は、複数の製造工程を経て半導体基板を製造する半導体基板の製造方法において、前記所望の製造工程で製造された複数の半導体基板について各半導体基板上に発生した不良の位置を検査装置によって検査する検査工程と、該検査工程で検査された各半導体基板上上の不良の位置データを用いて設定された格子状の画素からなる画像データ上に対応指定された格子状の画素毎に不良の有無を判定し、該画像データ上において格子状の画素毎に不良の有無を複数の半導体基板について加算して不良分布画像データを生成する不良分布画像データを作成する不良分布画像データ作成工程と、該不良分布画像データを作成工程で作成された不良分布画像データから不良分布の特徴量を算出し、該算出された不良分布の特徴量に基づいて半導体基板上における不良の発生状態や特徴を把握する不良発生状態把握工程である。また、本発明では、複数の製造工程から構成される製造ラインにより半導体基板を製造する半導体基板の製造方法において、前

て、本発明は、複数の製造工程を経て半導体基板の製造方法において、前記所望の製造装置で製造された各半導体基板上により半導体基底を製造する半導体基

の複数の半導体基板について各半導体基不良の位置を検査装置で検出する検査工程で検査された各半導体基板上の不工半導体基板上に対して設定された格子状画像データ上に照像指定し、該画像データ上の不良の個数をロット単位にカウントして加算してロット単位での不良率を作成する不良分布画像データを作成した。不良分布画像データに基づいて半導体基板上に発生状態を把握する不良発生状態把握工程と特徴とする半導体基板的製造方法で

た、本発明は、複数の製造工程を経て半導体基板上により半導体基底を製造する半導体基

[illegible]

不良の発生
された不良分

有すること
[0006]

導體基板を電
配留の銅箔

て各半導体
査する検査

板上の不良
された格子

し、該面像
数を短数の

る不良分布
成工程と、

濃放値で示
し、該表示

に基いて半

数を複数の半導体基板について加算して不良分布画像データを作成する不良分布画像データ作成工程と、該不良分布画像データ作成工程で作成された不良分布画像データから不良分布の特量を算出し、該算出された不良分布の特量を表示手段に表示し、該算出された不良分布の特量に基づいて半導体基板上における不良の発生状態を把握する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法である。また、本発明は、複数の製造装置から供給される製造ラインにより半導体基板を製造する半導体基板の製造方法において、前記所望の製造装置で製造された複数の半導体基板について各半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データと、半導体基板上に対して設定された格子状の面素からなる面素データ上に座標指定し、該面素データ上において格子状の面素毎に不良の個数を算出する不良分布画像データを作成して不良分布画像データを作成する不良分布画像データ作成工程と、該不良分布画像データの不良分布の特量を算出し、該算出された不良分布の特量を表示手段に表示し、該算出された不良分布の特量に基づいて半導体基板上における不良の発生状態を把握する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法である。

【0013】また、本発明は、複数の製造工程を経て半導体基板を製造する半導体基板の製造方法において、前記配所の製造工程で製造された複数の半導体基板について、各半導体基板上に発生した不良の位置を検査装置で検出する検査工程と、該検査工程で検査された各半導体基板上の不良の位置を、半導体基板上に対して露光マスクを用いて不良の位置を、半導体基板上に格納された複数のシヨット単位若しくはチップ単位に複数のシヨット単位若しくはチップ単位に格納された格子状の面素からなるシヨット単位若しくはチップ単位の面素データ上に照像指定し、該シヨット単位若しくはチップ単位の面素データ上において格子状の面素毎に不良の個数を複数の半導体基板について加算してシヨット単位若しくはチップ単位の面素データで示される不良分布面素データを作成する不良分布面素データを作成工程と、該不良分布面素データを作成したシヨット単位若しくはチップ単位の面素データで示される不良分布面素データを表示手段に表示し、該表示された不良分布面素データを再表示手段に表示し、該表示された不良分布面素データにおける不良の発生状態を把握する不良発生状態把握工程とを有することを特徴とする半導体基板の製造方法である。

【0014】また、本発明は、複数の製造装置から構成される製造ラインにより半導体基板を製造する半導体基板の製造方法において、前記所望の製造装置で製造された複数の半導体基板について各半導体基板上に発生した不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、不良の位置を検査装置で検査する検査工程と、該検査工程で検査された各半導体基板上の不良の位置データを、

露光のシヨット単位若しくはチップ単位に増数に分配配列させて設定された格子状の面積からなるシヨット単位若しくはチップ単位画像データ上に座標指定し、該座標状に座標指定されたシヨット単位の画像データ上において格子状の面積毎に不良現象を複数の半導体基板について加算してシヨット単位若しくはチップ単位の露光値で示される不良分布画像データを作成する不良分布画像データ作成工程と、該不良分布画像データ作成工程で作成されたシヨット単位若しくはチップ単位の露光値で示される不良分布画像データ表示手段に表示し、該表示された不良分布画像データに基づいて半導体基板上における不良発生状態を把握する半導体基板の状態把握工程とを有することとを特徴とする。また、本発明は、前記半導体基板の製造方法において、半導体基板上の不良分布（領域性不良）を解析および監視するための事例データベースの画像データベースであることを特徴とする。また、本発明は、前記半導体基板の製造方法において、半導体基板上の不良分布（領域性不良）を解析および監視するための事例データベースの不良分布（領域性不良）を解析および監視する不良分布画像データ作成工程で生成された不良分布画像データに基づいて作成することを特徴とする。また、本発明は、前記半導体基板の製造方法において、半導体基板上の不良分布（領域性不良）を解析および監視するための事例データベースとして、不良対策方法、または不良発生状態、または不良製造段階等の付帯情報が付加されていることを特徴とする。

【0015】以上説明したように、前記構成により、半導体基板の製造方法において、所望の製造工程毎、所望の製造装置（製造設備）毎、生産ロット単位毎などに、不良分布（不良率）に発生する異物欠陥や外観欠陥などの不良分布（不良率）の傾向を、半導体基板上に対しては設定された格子状の画素からなる画像データ上で把握することができ、その結果異常常態を早期に見付けて、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができる。また、前記構成により、半導体基板の製造方法において、所望の製造工程毎、所望の製造装置（製造設備）毎、生産ロット単位毎などに、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができる。また、前記構成により、半導体基板の製造方法において、所望の製造工程毎、所望の製造装置（製造設備）毎、生産ロット単位毎などに、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができる。また、前記構成により、半導体基板の製造方法において、所望の製造工程毎、所望の製造装置（製造設備）毎、生産ロット単位毎などに、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができる。

とがで、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができる。

【0016】また、前記構成により、半導体基板の製造方法において、所望の製造工程毎、所望の製造装置（製造設備）毎、生産ロット単位毎などに、半導体基板上に発生する異物欠陥や外観欠陥などの不良分布（不良率）の傾向を、半導体基板上に対しては設定された格子状の画素からなる画像データ上で把握することができ、その結果異常常態を早期に見付けて、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができる。また、前記構成により、半導体基板の製造方法において、所望の製造工程毎、所望の製造装置（製造設備）毎、生産ロット単位毎などに、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができる。また、前記構成により、半導体基板の製造方法において、所望の製造工程毎、所望の製造装置（製造設備）毎、生産ロット単位毎などに、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができる。

良の顕微性)の傾向を、現象的に把握することにより、不良品、不良品(顕微性)の発生原因などを解析し、監査一貫填中や不良の一掃作などの傾向性の早期発見、早期対策をとることが可能となつて、異常状態の早期発見、早期対策に結び付けられることができ、不良の作り込みを著しく低減して半導体基板歩留まりで、且つ高品質で製造できるようにすることができる。また、前記構成により、半導体基板製造工程毎に、所望の製造工程毎、所望の製造工程毎、半導体基板上に発生する異物(塵埃)単位数などの不良分布(不良品の顕微性)の傾向を、半導体基板上に対して設定され、格子状の面素からなる画像データ上で把握することができ、その結果不良の原因要因に推定し、早期に対策を行えるようにして、不良の作り込みを著しく低減して半導体基板歩留まりで、且つ高品質で製造できるようにすることができる。

【0017】また、前記構成により、半導体基板の製造工程において、所望の製造工程毎、半導体基板の製造工程毎、生産ロット単位毎なら、半導体基板上に、半導体基板上に発生する異物欠陥や外観欠陥などの不良分布（不良の傾向）の傾向を、半導体基板上に判定して設定されることができ、半導体基板の面積からなる画像データ上を処理することができ、その結果不良製造工程、不良製造設備、不良ロット単位などを特定することができることがにより不良の発生原因などを容易に推定し、早期に対策を講ずるようになつて、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができ、また、前記構成により、半導体基板の製造工程において、検査データの規格管理、時系列傾向変化解析、装置別の機差解析などの各種解析項目の異常事態を自動で監視し、関係者にリアルタイムに通知することができ、異常状態の早期発見、早期対策に結び付けることができる、且つ高品質で製造することができ、また、前記構成により、半導体基板の製造方法において、所望の製造工程毎、所望の製造設備毎、生産ロット単位毎に、不良分布をビジュアル的に観察できること、で、関係者への不良の理解、原因究明の手助けが可能となる。また、前記構成により、半導体基板の製造方法において、不良分布についての過去の事例データベースを登録しておくことで、不良の発生原因を容易に推定し、早期に対策を行うことが可能となる。

【0018】

〔発明の実施の形態〕本発明に係る発明の實施の形態について、図を用いて説明する。まず、本発明に係る半導体工法として、図を用いて説明する。まず、本発明に係る半導体工法として、図を用いて説明する。まず、本発明に係る半導体工法として、図を用いて説明する。

図1および図2を用いて説明する。半導体ウエハは、多数の製造工程（例えば、S1等の基板上にデバイスを作成し及び工程（主として酸化拡散工程およびホトリソ工程等）により層形成工程となる。）と、その上に多層的な配線パターンを作り込む工程とに大別される。）から構成されてお

製造される。図1は、多数の製造工程の内、異物検査または外観検査が行われる代表とする製造工程A81、B82、C83等に得られる不良分布画像データまたは不良分布濃淡画像データに基づいて不良が発生する製造工程を究明する方法を説明するための図である。

【0019】101は、製造工程A81において製造された多数の半導体ウエハから、例えばロット単位に抜き取られた多数の半導体ウエハ（または特定のロットに取られたサンプルされたウエハ（サンプリングされた）各半導体ウエハ）についての検査装置91（41、42）において検査された各欠陥（異物およびパターン欠陥等）の重心位置を、図3に示すように、格子状の画像データ上に座標指定して得られる位置データ4（同じ格子状の画素に存在する欠陥の個数に応じた値）を示す。即ち、図13に示す異物・外観検査システム51。

は、製造工程 A 81 において製造された多数の半導体ウエハから、例えばロット単位に抜き取られた（サンプリングされた）または特定のロットについては全数抜き取られた（サンプリングされた）各半導体ウエハについて検査装置 9（4.1、4.2）において検査されて得られる各欠陥（異物およびパターン欠陥等）の重心位置を抽出し、この抽出された各欠陥の重心位置を、図 3 に示すように、格子状の画像データ上に照準指定して不良位置データ a（同じ格子状の画素）に存在する欠陥の箇處に印した値を授す。）101 を求める。次に、異物/外観収集システム 511 は、製造工程 A 81 において抜き取られた各半導体ウエハについての不良位置データ a 101 を種類別の画像データ b に当て、図 4 および図 5 に示すように、同じ座標位置を示す画素毎に値（欠陥の箇處を示す値）を加算することで、製造工程 A 81 における不良分布画像データを作成し、この作成された不良分布画像データを、該不良分布画像データにおける画素ごとの数値を数値値に変換することによって不良分布数値画像データ 111 に変換し、これらを変換された不良分布数値画像データ 111 を、ディスプレイ等の表示手段 511 a または 611 a に出力する。

【0020】102は、製造工程B 82において製造された多数の半導体ウエハから、例えばロット単位に抜き取られた（サンプリングされた）または特定のロットに抜き取られた（サンプリングされた）または特定のロットに抜き取られた（サンプリングされた）各半導体ウエハについての検査装置92において検査された（サンプリングされた）各欠陥（異物およびパターン欠陥等）の重心位置を、図13に示すように、格子状の画像データ上に座標指定して得られる不良位置データa（同じ格子状の画像）に存在する欠陥の座標に応じた値を示す。）を示す。ただし、不良位置データb102には、不良位置データa101が除かれている。即ち、図13に示す異物／外観収集システム51は、製造工程A 81において製造された多数の半導体ウエハから、例えばロット単位に抜き取られた（サンプリングされた）または特定のロットについては

全数抜きで取られた（サンプリングされた）各半導体ウエハについての検査装置 9 2（4 1、4 2）において検査されて得られる各欠陥（異物およびパターン欠陥等）の重心位置を示すように、この抽出された各欠陥の重心位置を、図 3 に抽出し、格子状の画像データ上に位置指定して不良位置データ a（同じ格子状の画像に存在する欠陥の回数に応じた値を示す。）1 0 2 を求める。なお、検査装置 9 2（4 1、4 2）からは、不良位置データ b 1 0 1 も検出する可能性があるため、不良位置データ b 1 0 2 から不良位置データ a 1 0 1 を消去する必要がある。次に、異物/外観取集システム 5 1 は、製造工程 B 8 2 において抜き取られた各半導体ウエハについての不良位置データ b 1 0 2 を複数の半導体ウエハについて、図 4 および図 5 に示すように、同じ座標位置を示す面数毎に値（欠陥の回数を示す値）を加算すること、製造工程 B 8 2 の図における不良分布画像データを作成し、この作成された不良分布画像データを、該不良分布画像データにおける面数ごとの数値を座標値に変換することによって作成された不良分布画像データ 1 1 2 に変換し、これら変換された不良分布画像データ 1 1 2 を、ディスプレイ等での表示手段 5 1 a または 6 1 a に出力する。

【0021】103は、製造工程C83において製造された多数の半導体ウエハから、例えばロット単位に抜き取られた（サンプリングされた）または特定のロットに属する（あるいは登録された）半導体ウエハのうち、半導体ウエハについての検査結果が与えられた（サンプリングされた）（41、42）において検査された検査された各欠陥（異物およびパターン欠陥等）の重心位置を、図3に示すように、格子状の画像データ上に座標指定して与えられる不良位置データc（同じ格子状の画像上に存在する欠陥の座標に基いた値を示す。）を示す。ただし、不良位置データc103には、不良位置データa101およびb102が除かれて、

いる。即ち、図１３に示す異物／外観収集システム５１は、製造工程Ｃ８３において製造された多数の半導体ウエハから、例えばロット単位に抜き取られては全数抜き取り検査（サンプリング）または特定のロットについては全数抜き取り検査（サンプリング）された各半導体ウエハについて得られた検査装置９３（４１、４２）において検査されて得られる各欠陥（異物およびパターン欠陥等）の重心位置を抽出し、この抽出された各半導体ウエハについての各欠陥の重心位置を、図３に示すように、格子状の画像データ上に座標指定して不良位置データｃ（同じ格子状の画素に存在する欠陥の個数に応じた値を示す。）１０３を求める。なお、検査装置９２（４１、４２）からは、不良位置データａ１０１およびｂ１０２も検出される可能性がある。不良位置データｃ１０３から不良位置データａ１０１およびｂ１０２を消去する必要が有る。次に、異物／外観収集システム５１は、製造工程Ｃ８３において抜き取られた各半導体ウエハについての不良位置

を検査装置 94 (41、42) で検査し、製造装置 84 から出た後に得られる不良画像データから製造装置 84 に入る前に得られる不良画像データを消去することによって製造装置 84 によって生じた不良画像データ 51 を得ることができ、即ち、異物/外観収集システム 51 は、製造装置 84 において製造された多数の非球体画像データから、例えばロット単位に抜き取られた (サンプリングされた) または特定のロットについては全数抜き取られた (サンプリングされた) 各半球体画像について検査装置 94 (41、42) において検査されて得られる各欠陥 (異物およびバグ/欠陥等) の重心位置を抽出し、この抽出された各欠陥の重心位置を、図 3 に示すように、格子状の画像データに座標指定して不良位置データ d (同じ格子状の画像に存在する欠陥の個数を表す) 104 を求める。次に、異物/外観収集システム 51 は、製造工程 83 において抜き取り検査された各半球体画像についての不良位置データ d105 を複数の半球体画像に亘って、図 4 および図 5 の例示するように、同じ半球体画像に亘って、製造装置 84 における不良分布画像データを作成し、この作成された不良分布画像データを、該不良分布画像データにおける面素ごと (面素とは、面素毎に 1 欠陥の個数を数値として示す値) を加算すること、製造装置 84 における不良分布画像データを、該不良分布画像データにおける面素ごとの数値を数値として示す値) によって不良分布画像データの数値を数値に変換することによって不良分布画像データの 114 に変換し、これら変換された不良分布画像データ 114 を、ディスプレイ等の表示手段 51 a または 61 a に出力する。

【0024】105は、製造装置B8で製造された多数の半導体ウエハから、例えばロット単位に抜き取られた（サンプリングされた）または特定のロットについて、全数抜き取られた（サンプリングされた）各半導体ウエハに基づいて（サンプリングされた）各半導体ウエハに於いての検査装置95（41、42）において検出された各欠陥（異物およびパターン欠陥等）の重心位置（図5）を、格子状の画像データ上に格納する（図3に示すように、

指定して得られる不良位置データ e (同じ格子状の画面上に存在する欠陥の回数に応じて値を与える。) を示す。製造装置 B 8 5 に入る前と製造装置 B 8 5 から出た後、各半導体ウェハ上に存在する欠陥の発生を検査装置 9 (41, 42) で検査し、製造装置 B 8 5 から出た後に得られる不良位置データから製造装置 B 8 5 に入る前に得られる不良位置データを消去することによって製造装置 B 8 5 によって生じた不良位置データを得ることができ、即ち、異物/外観不良システム 51 は、製造装置 B 8 5 において製造された多数の半導体ウェハから、例えばロット単位に抜き取られた (サンプリングされた) または特定のロットについては全数抜き取られた (サンプリングされた) 各半導体ウェハについての検査装置 9 (41, 42) において検査されて得られる各欠陥 (異物およびパターン欠陥) の重心位置を抽出し、この抽出された各欠陥の重心位置を、図 3 に示すように、格子状の画面上に座標指定して不良位置データの

(14)

(クラスタ)にした異物および外観マップ膨張2画化画像143について、図14に示すように、予め用意された不良カテゴリーごとの過去の事例データベース(不良欠陥)の発生原因となる製造装置、不良の発生原因となる製造工程、および不良の発生原因を取り除く対策方法等に関する情報が付与されたデータとすると、不良カテゴリーごとの不良分布(座標)とマッチングを行って照合率を算出する。そして、異常監視システム61は、ステップ138において、不良カテゴリー毎に、照合率が最も高い不良分布のテンプレート0の座標とその不良分布の発生位置(座標)とが特定されて検出される。次に、異常監視システム61は、ステップ139において、特定された不良分布のテンプレート0との照合率が許容値を越えたと否かの判定を行い、越えた場合には、ステップ136bにおいて警告するために異常として出力して利用するまたは管理者へ異常通知6を行う。従って、異常監視システム61から異常通知02が行われた照合率が最も高い不良分布のテンプレート02が特定されたことによって、この不良分布のテンプレート1に付与された情報に基づき、利用者は、不良(欠陥)の発生原因と、利用者は、不良(欠陥)の発生原因となる製造工程、および不良の発生原因を取り除く対策方法等を特定することが可能となり、対策を容易に行って、不良の発生原因を取り除くことが可能となる。

【0037】次に、代表とする複数種類の不良分布のテンプレートの作成方法について説明する。図14に示すように、異常監視システム61は、不良の発生原因を推定して対策した過去の多数事例における異物/外収取システム51から取得されたテンプレートとなる製造装置システム51から取得されたテンプレートとなる製造装置について選択し、不良（欠陥）の発生原因となる製造装置、不良の発生原因となる製造工程、および不良の発生原因を取り除く対策方法等の付帯情報を付与してテンプレートデータベース121として記憶装置に記憶させたものである。複数種類の不良分布の画像データ122として、過去の事例における異物/外収取システム51から取得された各半導体ウエハ毎にまたは複数の半導体ウエハに亘って得られた多数の異物および外収マップ膨脹2画化画像143であったとしても良い。当然、異常監視システム61は、過去の多数の事例から代表とする複数種類の不良分布の画像データ（不良分布テンプレート画像）122を選択する際に、不良（欠陥）の発生原因を推定して対策した結果に基づいて、不良（欠陥）の発生原因として対策される製造装置、不良（欠陥）の発生原因と推定される製造工程、およびその不良（欠陥）の発生を無くする対策方法などの付帯情報を付与してテンプレートデータベース121として記憶装置に記憶されることになる。

【0038】また、異常監視システム61は、過去の事

(13)

ステップ135において、異物/外取収集システム51によって抽出された各半導体ウエハ毎にまたは複数の半導体ウエハに亘っての含ラベル内の特徴量である不良の重心位置や不良の密度（不良個数/面積）や不良の重心からの分散値145から不良の発生状況と把持することから、最終的に不良（欠陥）を発生した製造工程や不良（欠陥）を発生した製造装置を特定した。不良（欠陥）の発生原因を推定することも可能となる。

【0035】以上に説明した図7に示す処理は、基本的に、異常監視システム61において、異物/外観収集システム51によって抽出された不良カテゴリ（異物/外観不良）または外観パターン（欠陥）毎で、且つ各半導体ウエハ毎にまたは複数の半導体ウエハに亘っての各ラベル内の特性に基づいた複数の中核判定を行うものである。次に図3や図4に示す如く、各製造工程または各製造装置によって製造された各半導体ウエハから抽出された不良分布画像データ13や各製造工程または各製造装置によって製造された複数の半導体ウエハに亘って抽出された不良分布画像データ15から異物/外観収集システム51および異常監視システム61において不良分布を過去の事例に基づいて自動解析、監視する方法の別の実施形態について図10を用いて説明する。図10に示すように、まず、異物/外観収集システム51は、ステップ131において、図3や図4に示す方法で、異物検査装置41および、図3や図4に示す方法で、異物検査装置41および外観検査装置42から各半導体ウエハにまたは複数の半導体ウエハに亘って抽出された座標データから分割された各面葉毎に不良（異物やパターン欠陥等の発生箇所を示す異物マップおよび外観マップ14）の発生箇所を不良（異物および外観マップ14）1（1または15）に対して異物および外観マップ画像142として画像データ化を行う。異物マップおよび外観マップ141（1または15）は、異物検査装置41および外観検査装置42で検査された半導体ウエハの特有する番号等の情報が付与されている。従って、異物マップおよび外観マップ141は、どの半導体ウエハから得られたのか識別することが可能となる。

【0036】次に、異物/外観収集システム51は、ステップ132において、異物および外観マップ画像142に対して与えられた異物および外観マップ画像142の画素（1画素）における所定の不良数（欠陥画素）で与えられる閾値に異物および外観マップ22の画素に交換し、該交換された異物および外観マップ22の画素に対して、図6に示す如く閾値した面素プの22の画素に発生した不良（欠陥）の一つの塊（クラスター）において発生した不良（欠陥）の一つの塊（クラスター）に作成し、異物検査装置41および外観検査装置42で検出された半導体デバイスAを特定する番号等の情報を補足させた状態で異常監視システム61に送信する。次に異常監視システム61は、ステップ133において、不良カテゴリ（異物欠陥、または外観欠陥）毎に、作成された不良（欠陥）の一つの塊

大きく離れた孤立した状態で、不良（欠陥）を示す“1”になる番号が発生した小さな塊の場合）については消去する処理を行う。また同一クラスタ内の不良数（欠陥個数）を計数し、所定の値以下についてのクラスタについて消去しても良い。これによって、不良（欠陥）の大きな塊のみがラベリング処理されることになる。

【0033】次に、異物／外取収集システム51は、ステータスデータ134において、同じラベリング、即ち同じ塊（クラス）で処理された各ラベル内データの特徴量抽出結果として、各ラベルの代表位置（代表座標）を示す重心位置（重心座標）、各ラベルの大きさを示す面積、各ラベルの方向、 x 方向（半壁方向）、 y 方向（半壁方向）、 θ 方向の長さ、各ラベルの周囲長、各ラベルの円形度、各ラベル内の不良数（欠陥個数）（濃淡値）、各ラベル内の不良のモジュール、各ラベル内の不良の密度（不良個数／面積）、各ラベル内の不良の分散値を算出し、異常監視システム61に送信する。即ち、異物／外取収集システム51は、ステータスデータ134において、不良カテゴリー別に、且つ各半導体ウエハ毎にまたは複数の半導体ウエハに亘って各ラベル内の特徴量（例えば、各ラベルの代表位置（代表座標）を示す重心位置（重心座標）、各ラベルの大きさを示す面積、長さ、不良個数、不良の密度、不良の分散値等）145を抽出し、異物検査装置41および異物検査装置42で検査された半導体ウエハを特定する番号等の情報を補足させた状態で異常監視システム61に送信する。

【0034】異常監視システム61は、ステップ135において、異物／外取収集システム51によって抽出された各半導体ウエハ底にまたは傾斜の半導体ウエハに亘っての各ラベル内の特徴量（例えば、各ラベルの大きさや示す2次元的な特徴量等）を次の不良値（欠陥箇所）と表示し、不良値の密度（不良数／面積）や不良の重心位置からの分散距離等）が許容範囲を超えたか否かの判定を行い、超えれば、ステップ136 aにおいて警告するために異常として出力して利用者または管理者へ異常通知62を行う。この利用者または管理者へ異常通知62とは、異常監視システム61に接続された表示手段61 a等の出力手段を用いて行っても良く、また異常監視システム61にネットワークを外れ接続された端末に出る力ずることによつて行っても良い。また異常監視システム61は、ステップ135において、異物／外取収集システム51によって抽出された各半導体ウエハ底にまたは傾斜の半導体ウエハに亘っての各ラベル内の特徴量の大きさを示す面積、長さ、不良数（欠陥箇所）等によつて、不良値（欠陥箇所）を含めた2次元的な大きさを算出するところである。

また、異常監視システム61は、

例がない場合には、新たに事例データベース（テンプレートデータベース）を作成する必要がある。即ち、異常監視システム61は、図7に示す処理フローにおいて異常と判定したとき、図10に示す処理フローに基づいて過去2件の事例データベース（テンプレートデータベース）1と2と照合し、照合事がある基年以上の過去の事例データベースが見つからない場合には、新たに事例データベース（テンプレートデータベース）を構築する必要がある。異常監視システム61が図7に示す処理フローにおいて異常と判定して異常通知を出したとき、利用者は管理者は、この異常と判定して不良の発生原因となる複数の半導体ウエハに亘って異常通知結果をもとに電子顕微鏡観察、異常監視システム61を用いた過去事例の検索などによる詳細解析を行って不良の発生原因となる製造工程および製造装置を究明し（ステップ63）、製造工程および製造装置の依存を含めた整備、プロセスパラメータの調整、設計へのフィードバックなどの対策を行う（ステップ64）、次に異常と判定された不良分布の画像データ122と共にステップ63において究明された不良の発生原因となる製造工程および製造装置並びにステップ64において対策された対策方法等の付帯情報を付加して過去事例データベース121に登録する。即ち、過去事例データベース121にテンプレート画像データ122として登録されていないが、新たな領域性の不良が発生したとき、その不良分布の画像データ122を顕微鏡究明、対策した結果である原因装置、原因工程、対策方法などの付帯情報123として、過去事例データベース（テンプレートデータベース）121に登録し、それ以降、テンプレートとして活用する。

1003.3）また、代表とする不良分布のテンプレート100、図11に示すように対話式で作成して過去事例データベース（テンプレートデータベース）121として記憶装置に記憶させてもよい。即ち、異常監視システム61は、ステップ161において、CADシステム201から読出データ中のチップ配列のパターンを読み込んで表示手段61aに表示し、次にステップ162において過去事例の検査結果と経緯に基づいて入力手段61bを用いてチップごとに領域としてクリック可能とする。これらのチップを、過去事例の検査結果と経緯に基づいてクリックすることで、そのチップの表示の色や明るさを換え、また、直販の不良分布のテンプレートの形状を作成する。代表、直販のフォトレジストチップソフトなどを利用し、テンプレートの図面を描き、画像ファイルとして登録することとでテンプレートを作成することも有効である。以上、ステップ163においては不良分布のテンプレートの形状を作成したため、ステップ164において画面上で作成した形状のテンプレート画像データを過去事例データベース（テンプレートデータベース）121として記憶装置に記憶させる。これによって、代表とする不良分布のテンプレートをテンプレートデータベース121から

10039) また、代表とする不良分布のテンプレート
を、図11に示すように対話式で作成して過去事例デー
タベース (テンプレートデータベース) 121として配
信装置に記憶させてもよい。即ち、異常監視システム6
11は、ステップ161において、CADシステム201
から抽出したデータのチップ配列のパターンを読み込んで表
示手段601に表示し、次にステップ162において過
去事例の検査結果と線数に基いて入力手段61bを用い
てチップごとに領域としてクリック可能とする。これら
のチップを、過去事例の検査結果と線数に基いてクリッ
クすることで、そのチップの表示の色や明るさを換え、
代表とする不良分布のテンプレートの形状を作成する。
また、市販のフォトトレタチップソフトなどを利用し、テン
プレートの図形を描き、画像ファイルとして登録するこ
とでテンプレートを作成することも有効である。以上、
ステップ163において不良分布のテンプレートの形状
を作成完了したら、ステップ164において画面上で作
成した形状のテンプレート画像データを過去事例データ
ベース (テンプレートデータベース) 121として記憶
装置に記憶させる。これによって、代表とする不良分
布のテンプレートをテンプレートデータベース121から

際がみだすことによって利用することが可能となる。この場合においても、過去事例の検索結果と経験に基づいて、代役とする不良分布のテンプレート画像 1 2 4 を作成する際に、不良（欠陥）の発生原因と推定される製造過程の不良（欠陥）の発生原因と推定される製造工程、およびその不良（欠陥）の発生を無くする対策方法などについて情報が付与されて過去事例データベース 1 2 1 として記憶装置に記憶されることになる。

【0040】次に図3や図4に示す如く、各製造工程または各製造装置によって製造された各半導体ウエハから検出された不良分布画像データ13や各製造工程または各製造装置によって製造された複数の半導体ウエハに互に検出された不良分布画像データ15から異物/外観収集システム51および異常監視システム61において、不良分布の傾斜性不良を自動解析、監視する方法の別の実施の形態について図11を用いて説明する。図7に示す実施の形態と相違する点は、ステップ140において、異常監視システム61が、異物/外観収集システム51から得られる各ラベル内データについての特徴抽出結果に対して、ニューラルネットワークあるいは統計的な過去の事例から取得された過去事例データベースである特徴量データ121'とのマッチングを行い、ステップ136cにおいて照合率の高いものを異常として出力して利用するまたは管理者へ異常通知62を行う。この場合、ニューラルネットワークあるいは統計的な過去の事例から取得された特徴量データ121'を、上記プレートデータベース121と同様に、不良(欠陥)の発生原因と推定される製造装置、不良(欠陥)の発生原因を無くする対策方法などの付帯情報と付与して多数用

【0041】以上説明したように、図7に示す処理、図10に示す処理、図12に示す処理を個別に行っても有効であるが、それぞれを並列に行い、どれか一つでも効果的であることを本発明が利用することによって、図13に示すような結果を利用することができる。次に本発明に係る半導体製造における不良解析システムの一実施形態について図13を用いて説明する。図13は、本発明に係る半導体製造における不良解析システムの一実施形態を示す全体概略構成図である。製造工程A81は、酸化工程81a、成膜工程81b、ホトリソ工程81c、エッチング工程81dから構成され、各々の工程81a～81dにおいて1台または複数の製造装置が使用されることになる。また製造工程B82は、成膜工程82a、ホトリソ工程82b、エッチング工程82cから構成され、各々の工程82a～82cにおいて1台または複数の製造装置が使用されることになる。また製造工程C83は、スパッタリング工程83a、成膜工程83b、ホトリソ工程83c、エッチング工程83dから構成され、各々の工程83a～83dにおいて1台または複数の製造装置が使用されることになる。また製造工程D84は、成膜工程84a、ホトリソ工程84b、エッチング工程84cから構成され、各々の工程84a～84cにおいて1台または複数の製造装置が使用されることになる。

加算して外観欠陥分布画像データを作成する。更に、異物/外観欠陥検出システム51は、作成された異物欠陥分布画像データにおける画素ごとの数値を逐次値に変換することができるように異物欠陥分布逐次画像データを得ることができる。また作成された外観欠陥分布画像データにおける画素ごとの数値を逐次値に変換することによって外観欠陥分布逐次画像データを得ることができ、これら異物欠陥分布逐次画像データおよび外観欠陥分布逐次画像データを欠陥のカテゴリ毎に表示手段51a、61aに表示することが可能となる。なお、異物/外観検査システム51において、異物検査装置41および外観検査装置42から検査されたデータを収集する際、どのような製造工程を経て、いつ製造されたか、半導体ウエハであるかに基づいて、半導体製造管理システム71に登録された半導体ウエハの流れのデータ72を参照することによって把握することが可能となる。

【0044】電気検査装置43は、テスト72から半導体ウエハの状態での完成された各半導体チップの動作試験結果が得られる。各半導体チップが例えばメモリの場合、動作試験結果として不良のメモリセルが特定され、この不良のメモリセルを教習用不良メモリセルに切り替えることで、電気のエネルギーを教習可能のものに分類される。従って、電気検査装置43からは、全ての半導体ウエハについて、各半導体チップ内のセル単位で教習できるものと教習できないものとは分類して不良セル（不良素子）の位置データとチップ全体が教習できないものとしてのチップ不良とに関する情報を得られる。主としてCPUによって構成された電気検査収集システム52は、完成された半導体ウエハについての電気検査装置43で検査された動作不良セル（動作不良素子）の位置データとチップ不良とに関する情報を得られる。そして、主としてCPUによって構成された電気検査収集システム52は、電気検査装置43で検査された不良素子の位置データを分割した画像毎に不良素子の個数で示される不良素子分布画像データと複数の良半導体ウエハに亘って加

算して不良菓子分布画像データを作成し、更に、この作成された不良菓子分布画像データにおける画素ごとの数値を線形値に変換することによって不良菓子分布画像データを得ることができ、この不良菓子分布画像データを表示手段51a、61aに提示することが可能となる。なお、電圧検出装置4、電圧検査装置43から検査された電圧値を収集する際、電圧値のような製造経路を経て、いったん製造された半導体ウェハ71に蓄留されているかについて、半導体製造管理システム71に蓄留された半導体ウェハの流れのデータを確認することによって問題することが可能となる。

【0045】合せ検査装置44は、ホトリソ工程において使用される露光装置における位置合わせ誤差を、実際に露光して得られるテストパターンを測定することによって検査するものである。従って、合せ検査装置44が

が使用されることになる。これら製造工程A 8 1、B 8 2、C 8 3は、半導体ウエハを製造する際の代表する工程を模式的に示すものである。成膜工程8 1 b、8 2 a、8 3 bにおいて同じ成膜装置が使用される場合もあり、またホトリソ工程8 1 c、8 2 b、8 3 cにおいて、またホトリソ装置が使用される場合もあり、またエッチング工程8 1 d、8 2 c、8 3 dにおいて同じエッチング装置が使用される場合もある。要するに、半導体ウエハを製造するための製造ラインを、製造工程A 8 1と製造工程B 8 2と、製造工程C 8 3によって模式的に示す。半導体製造管理システム7 1は、上記製造ラインに流す半導体ウエハの管理をするもので、半導体ウエハの流れのデータベースが構築される。従って、半導体製造管理システム7 1に構築された半導体ウエハの流れのデータベースを見れば、いつの時点でどの製造工程での製造装置を用いて製造されたかを把握することができ。

【0042】72は、完成された半導体ウエハの状態
で、各半導体チップの動作試験、即ち電気検査を行うテ
スタである。異物検査装置41は、オンラインモニタマ
ス1、B82、C83の所望の製造工程で製造され、サン
プリングされた半導体ウエハ上に付着した微小な異物を
検出を検査する装置である。当然、異物検査装置41から
は、少なくともどの半導体ウエハについて微小な異物を
検出を検査したかの情報と、図1および図2に示す異物欠
陥位置データ42は、通常オフラインモニタとして使用さ
れる検査装置42は、通常オフラインモニタとして使用さ
れ、各製造工程A81、B82、C83の所望の製造工
程で製造され、サンプリングされた半導体ウエハ上に形
成されたパターンの微小な欠陥を検査する装置である。
当然、外観検査装置42からも、少なくともどの半導体
ウエハにおいて微小な欠陥を検査したかの情報
と、図1および図2に示す外観パターン欠陥位置データ
に関する情報が得られることになる。

【0043】従って、主としてCPUによって構成された異物/外観検査システム51は、所望の製造工程において所望の異物検査装置1によって製造された半導体ウエハについての異物検査装置41で検査された異物欠陥の位置データに関する情報と、所望の製造工程において所望の異物検査装置によって製造された半導体ウエハについての外観検査装置42で検査された外観欠陥欠陥の位置データに関する情報とが得られる。そして、異物/外観検査システム51は、異物検査装置41で検査された異物欠陥の位置データと分割された面データに異物欠陥の座標で示される異物欠陥分布面像データを複数の半導体ウエハに亘って加算して異物欠陥分布面像データを作成し、外観検査装置42で検査されたパターン欠陥の位置データと分割された面データにパターン欠陥の座標で示される外観欠陥分布面像データを複数の半導体ウエハに亘って加算して異物欠陥分布面像データを複数の半導体ウエハに亘って

【図5】本発明に係る格子状の圖案毎に不良の個数を枚数の半導体ウエハについて加算して不良分布画像データを作成するための説明図である。

【図6】本発明に係る半導体ウエハ上に設定される格子状の圖案の大きさを変えて不良分布を画面表示した実施例を示す図である。

【図7】本発明に係る不良分布（不良の領域性）を解析処理する第1の実施例を示す処理フロー図である。

【図8】図7に示す処理フローについて、不良分布（不良の領域性）を示した説明図である。

【図9】近接して発生した不良（欠陥）について一塊（クラスタ）にするための膨張処理について説明するための図である。

【図10】本発明に係る不良分布（不良の領域性）を解析処理する第2の実施例を示す処理フロー図である。

【図11】本発明に係る新規の事例データベース（テンプレート）を作成する一実施例を説明するための図である。

【図12】本発明に係る不良分布（不良の領域性）を解析処理する第3の実施例を示す処理フロー図である。

【図13】本発明に係る半導体基板の製造方法において用いられる不良解析システムの全体の構成構成を示す図である。

【図14】図13に示す異常監視システムの具体的構成を示す図である。

【図15】本発明に係る半導体基板の製造方法において、異常事態が発生した際、関係者（使用者や管理者）に報告する内容の一実施例を示した図である。

【図16】検査範囲内に検査部、異常監視部、および伝達部を備えた実施例を示す図である。

【図17】本発明に係る不良分布画像データを鏡光のショット単位で作成して画面表示する実施の形態を説明するための図である。

【符号の説明】

11、12…不良分布画像データの製造表示、13、16、17、122…不良分布画像データ、14、101、102、103、104、105…不良分布画像データ群、15、18、111、112、113、114、115…不良分布追加画像データ、21…不良検査結果の座標データ（不良位置データ）、22…設計データによるパターン、31、32…不良分布画像データの製造表示、33…不良分布と設計データによるパターンを同時表示、41…欠陥検査装置、42…外観検査装置、43…電気検査装置、44…合せ検査装置、45…寸法検査装置、46…視野検査装置、47…検査装置、51…異物/外観収集システム、51a…表示手段、51b…入力手段、52…電気検査収集システム、53…品質収集システム、61…異常監視システム、61a…表示手段、61b…入力手段、62…異常監視部、63…伝達部、72…テスト、71…半導体製造管理システム

歩留まりで、且つ高品質で製造することができると期待される。

【0053】また、本発明によれば、所望の製造工程毎、所望の製造装置（製造設備）毎、生産ロット単位毎などに、半導体基板上に発生する異物欠陥や外観欠陥などの不良分布（不良の領域性）の傾向を、半導体基板上に対して設定された格子状の圖案からなる画像データ上で把握することができ、その結果不良の発生原因を容易に推定し、早期に対策を行えるようにして、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができると期待される。また、本発明によれば、半導体基板の製造方法において、所望の製造工程毎、所望の製造装置（製造設備）毎、生産ロット単位毎などに、半導体基板上に発生する異物欠陥や外観欠陥などの不良分布（不良の領域性）の傾向を、半導体基板上に対して設定された格子状の圖案からなる画像データ上で把握することができ、その結果不良製造工程、不良製造設備、不良ロット単位などを特定することができると期待される。また、不良の発生原因を容易に推定し、早期に対策を行えるようにして、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができると期待される。

【0054】また、本発明によれば、半導体基板の製造方法において、領域性不良の他に、検査データの各管理、時系列傾向変化解析、装置別の機差解析などの各種解析項目の異常事態を自動で監視し、関係者にリアルタイムに通知することで、異常状態の早期発見、早期対策に結び付けられることが、異常事態の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができると期待される。また、本発明によれば、半導体基板の製造方法において、所望の製造工程毎、所望の製造設備毎、生産ロット単位毎に、不良分布をビジュアル的に観察することができ、関係者への不良の理解、原因究明の手助けが可能となる。また、本発明によれば、半導体基板の製造方法において、不良分布についての過去の事例データベースを登録しておくことで、不良の発生原因を容易に推定し、早期に対策を行うことが可能となる。

【図面の簡単な説明】

【図1】本発明に係る半導体基板の製造方法において、不良の製造工程を見付けだす基本的な一実施の形態を説明するための図である。

【図2】本発明に係る半導体基板の製造方法において、不良の製造装置（製造設備）を見付けだす基本的な一実施の形態を説明するための図である。

【図3】本発明に係る不良分布画像データを作成して画面表示する実施の形態を説明するための図である。

【図4】本発明に係る複数の半導体ウエハから不良分布画像データを作成して設計データを重ねて画面表示する実施の形態を説明するための図である。

【0055】次に不良分布をウエハ単位ではなく、半導体ウエハの露光時のショット単位（露光単位）にマップ表示する実施例を図16に示す。基本的に図2に示す考案方に類似している。各ショット単位をK×T圖案の最長方形の画像データとして扱い、不良検査結果の座標データ21を各不良毎に各ショットのどこに存在するかによって、各ショット単位について画像データ化を行う。この画像データにおいて、不良が一つ以上存在する圖案は1、一つも存在しない圖案は0に2値化する（ステッピング）。各ショットの2値画像データ群をすべて加算し（ステッピング192）、ショット単位の不良分布の濃淡画像データを作成することで、ショット単位の不良の傾向を視覚的に把握することができ、露光時のレチクルなある位置に不良が集中しているれば、露光時のレチクルなどに不良があることが容易に判明できる。これは、露光のショット単位で画像データ化を行った実施例であるが、チップ単位で画像データ化を行ってもよいことは明らかである。チップ単位で画像データ化すれば、チップ単位で不良または不良分布の発生状況を把握することが可能となる。

【0052】

【発明の効果】本発明によれば、半導体基板の製造方法において、所望の製造工程毎、所望の製造装置（製造設備）毎、生産ロット単位毎などに、半導体基板上に発生する異物欠陥や外観欠陥などの不良分布（不良の領域性）の傾向を、半導体基板上に対して設定された格子状の圖案からなる画像データ上で把握することができ、不良の一種集中や不良の一致散乱などの領域性不良を解析、監視することが可能となる。異常状態の早期発見、早期対策に結び付けられることが、不良の作り込みを著しく低減して半導体基板を高歩留まりで、且つ高品質で製造することができると期待される。また、本発明によれば、半導体基板の製造方法において、所望の製造工程毎、所望の製造装置（製造設備）毎、生産ロット単位毎などに、半導体基板上に発生する異物欠陥や外観欠陥などの不良分布（不良の領域性）の傾向を、視覚的に把握することができ、不良の一種集中や不良の一致散乱などの領域性不良を解析、監視することが可能となる。異常状態の早期発見、早期対策に結び付けられることが可能となる。

【0053】次に不良分布をウエハ単位ではなく、半導体ウエハの露光時のショット単位（露光単位）にマップ表示する実施例を図16に示す。基本的に図2に示す考案方に類似している。各ショット単位をK×T圖案の最長方形の画像データとして扱い、不良検査結果の座標データ21を各不良毎に各ショットのどこに存在するかによって、各ショット単位について画像データ化を行う。この画像データにおいて、不良が一つ以上存在する圖案は1、一つも存在しない圖案は0に2値化する（ステッピング）。各ショットの2値画像データ群をすべて加算し（ステッピング192）、ショット単位の不良分布の濃淡画像データを作成することで、ショット単位の不良の傾向を視覚的に把握することができ、露光時のレチクルなある位置に不良が集中しているれば、露光時のレチクルなどに不良があることが容易に判明できる。これは、露光のショット単位で画像データ化を行った実施例であるが、チップ単位で画像データ化を行ってもよいことは明らかである。チップ単位で画像データ化すれば、チップ単位で不良または不良分布の発生状況を把握することが可能となる。

【0052】

製造管理システム71に自動送信された内容171を示す。

TO: 関係者, FROM: 異常監視システム, SUB: 異物欠陥発生不良発生ウエハ上段に異物多発 (異物欠陥の発生状況を示す。)

製品名: 64MDRAM, 製造工程名: Thir d G a t e, 検査内容: 異物検査 #1, 異物数: 203個/ウエハ, 検査日時: 1996/12/06等ここに製造装置名を入れてよい。

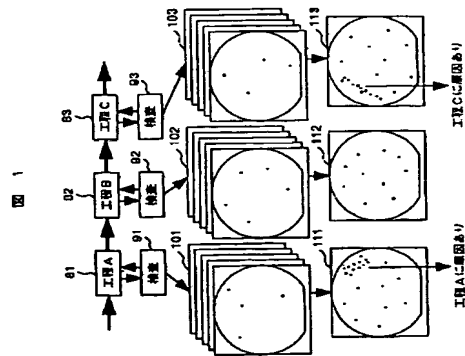
【0048】上記自動送信される内容171内に、添付ファイルとして、検査データの異常状態になるまでの時系列推移図172や異常状態が発生したときの不良分布画像データまたは濃淡画像に変換された不良分布濃淡画像データ173などを添付する。検査データの異常状態になるまでの時系列推移図172は、時間（製造工程: Thir d G a t eから半導体ウエハをサンプリングする時間またはロット単位を示す。）と1枚の半導体ウエハから検出される不良分布の特徴量の一つである個数との関係を示す。この不良分布の特徴量の一つである異物個数としては、1枚の半導体ウエハにおける1つのクラスタ（塊）から検出される異物個数であってもよい。1枚の半導体ウエハからクラスタ（塊）が複数発生している場合は、その中の最大の異物個数である。縦軸は、不良分布の特徴量の一つであるノイズ成分を取り除いた異物が検出された2次元的面積の値でもよい。異常状態が発生したときの不良分布濃淡画像または濃淡画像に変換された不良分布濃淡画像データ173は、異物についての図4に32または33で示すものである。

【0049】上記内容171は、不良として異物欠陥の場合について説明したが、不良として外観欠陥や、動作不良要素等についても同様構成することが可能となる。そして、上記所望の製造装置において、上記内容171を出力手段（例えば表示手段）に出力することとで、異常状態の結果だけでなく、その異常が生じた原因究明に有効な情報をいち早く関係者に通知することが可能となる。この不良分布画像データ173として、図6に示す濃淡画像や、図4に示す設計データと重ね合わせた不良分布画像33が、不良分布の領域性を視覚的に示すことでよい方法である。

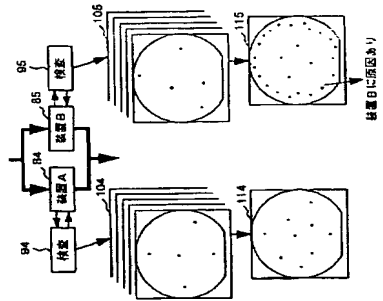
【0050】次に異常を監視し、その結果を利用する場合は管理側へ自動通知する別の実施例を図16に示す。この実施例は、異物検査装置41および外観検査装置42内に、異物/外観収集システム51および異常監視システム61の機能を含めたことにある。またこの実施例は、電気検査装置43内に、異物/外観収集システム51および異常監視システム61の機能を含めたことにある。即ち、検査装置181（41、42、43等）として、検査をする検査部182と、該検査部182で検査された不良（欠陥）データを受信して異常監視する異常監視部183と、該異常監視部183で監視された異常

△、81...製造工程A、82...製造工程B、83...製造工程C、84...製造装置A、85...製造装置B、91、92、93、94、95...検査装置、121、121'、1...CADシステム

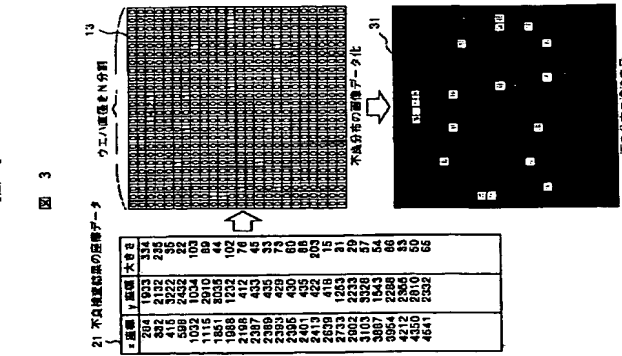
【図1】



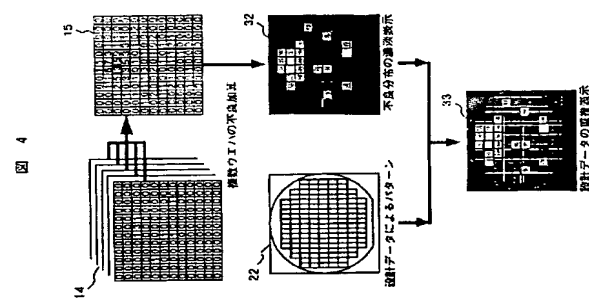
【図2】



【図3】

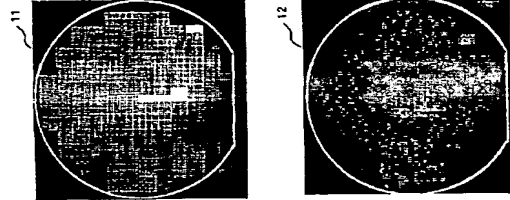


【図4】



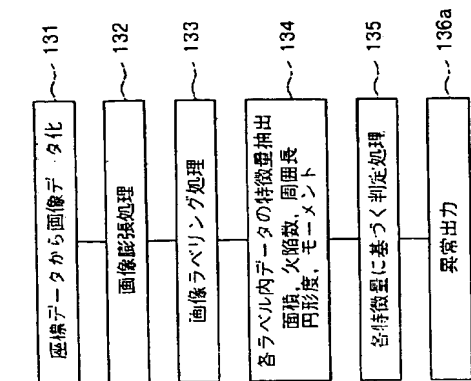
【図5】

【図6】

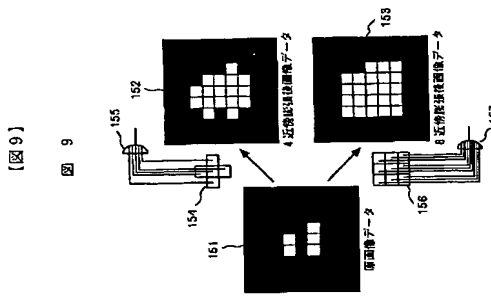


【図7】

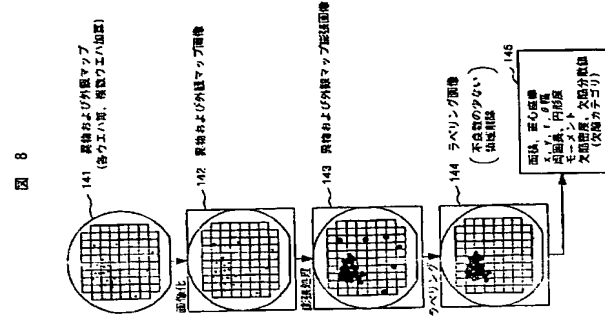
【図8】



【図9】

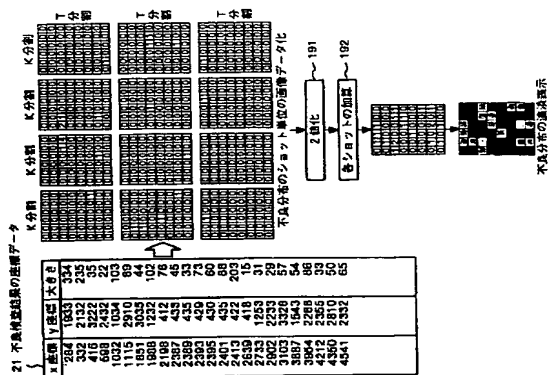


【図10】



【図17】

図 17



フロントページの続き

(72)発明者 高麗 正樹

東京都小平市上水本町五丁目20番1号株式会社日立製作所半導体事業部内

(72)発明者 郷 直樹

神奈川県横浜市戸塚区吉田町292番地株式会社日立製作所生産技術研究所内

W 1204
1/11 ページ

United States Patent: 5,982,920



US PATENT & TRADEMARK OFFICE

PATENT FULL TEXT AND IMAGE DATABASE

- Help
- Home
- Boolean
- Manual
- Number
- Order Copy
- PTOLs
- Hit List
- Bottom
- Shopping Cart
- Order Copy
- Images

(1 of 1)

5,982,920

November 9, 1999

United States Patent
Tobin, Jr., et al.
Automated defect spatial signature analysis for semiconductor manufacturing process

Abstract

An apparatus and method for performing automated defect spatial signature analysis on a data set representing defect coordinates and wafer processing information includes categorizing data from the data set into a plurality of high level categories, classifying the categorized data contained in each high level category into user-labeled signature events, and correlating the categorized, classified signature events to a present or incipient anomalous process condition.

Inventors: Tobin, Jr.; Kenneth W. (Harriman, TN); Gleason; Shaun S. (Knoxville, TN);

Karnowski; Thomas P. (Knoxville, TN); Sari-Sarraf; Hamed (Knoxville, TN)

Assignee: Lockheed Martin Energy Research Corp. Oak Ridge National Laboratory (Oak Ridge, TN)

Appl. No.: 780569

Filed: January 8, 1997

U.S. Class: 382/145; 382/224

Intern'l Class: G06K 009/00; 195; 203; 217; 224; 225

Field of Search: 382/144, 145, 146, 147, 149, 150, 308, 218, 259, 286, 293, 141, 142, 143, 148, 151, 152, 181, 190

Search: 348/87 371/22.1 364/490, 468, 28 702/35 250/492, 2, 559, 42, 398 438/17 430/296 324/158.1 356/237

References Cited [Referenced By]

U.S. Patent Documents	
4500789	Feb., 1985 Ban et al.
4999785	Mar., 1991 Schmutter
5129009	Jul., 1992 Lebeau
5256578	Oct., 1993 Corley et al.
5479252	Dec., 1995 Worster et al.
5539752	Jul., 1996 Berezin et al.

Primary Examiner: Boudreau; Leo H.

資料 4
A-3



US05982920A

United States Patent [19]
Tobin, Jr. et al.
[11] Patent Number: 5,982,920
[45] Date of Patent: Nov. 9, 1999

[54] AUTOMATED DEFECT SPATIAL SIGNATURE ANALYSIS FOR SEMICONDUCTOR MANUFACTURING PROCESS

[75] Inventors: Kenneth W. Tobin, Jr., Harriman; Shaun S. Gleason, Knoxville; Thomas P. Karnowski, Knoxville; Hamed Sari-Sarraf, Knoxville, all of Tenn.

[73] Assignee: Lockheed Martin Energy Research Corp. Oak Ridge National Laboratory, Oak Ridge, Tenn.

[56] References Cited

U.S. PATENT DOCUMENTS

4,500,789 2/1985 Ban et al. 250/492.2
4,999,785 3/1991 Schmutter 382/150
5,129,009 7/1992 Lebeau 382/149
5,256,578 10/1993 Corley et al. 437/8
5,479,252 12/1995 Worster et al. 356/237
5,539,752 7/1996 Berezin et al. 371/22.1

Primary Examiner—Leo H. Boudreau
Assistant Examiner—Bijan Tadiyon
Attorney, Agent, or Firm—Morgan & Finnegan, LLP

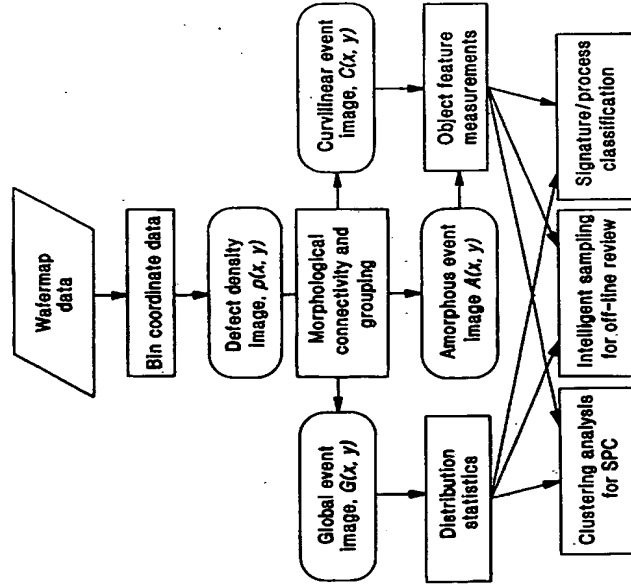
ABSTRACT

An apparatus and method for performing automated defect spatial signature analysis on a data set representing defect coordinates and wafer processing information includes categorizing data from the data set into a plurality of high level categories, classifying the categorized data contained in each high level category into user-labeled signature events, and correlating the categorized, classified signature events to a present or incipient anomalous process condition.

25 Claims, 10 Drawing Sheets

[21] Appl. No.: 08/780,569
[22] Filed: Jan. 8, 1997

[51] Int. Cl.⁶ G06K 9/00
[52] U.S. Cl. 382/145; 382/224
[58] Field of Search 382/144, 145, 146, 147, 149, 150, 308, 218, 259, 286, 293, 141, 142, 143, 148, 151, 152, 181, 190, 195, 203, 209, 217, 224, 225, 348/87, 371/22.1, 364/490, 468, 28, 702/35, 250/492.2, 559.42, 398, 438/17, 430/296, 324/158.1; 356/237



Assistant Examiner: Tadayon; Bijan
Attorney, Agent or Firm: Morgan & Finnegan, LLP

Government Interests

This invention was made with government support under Contract No. DE-AC05-84OR21400 awarded by the U.S. Department of Energy to Lockheed Marietta Energy Systems, Inc. and the government has certain rights in this invention.

Claims

1. A method of performing automated defect spatial signature analysis on a data set representing defect coordinates and wafer processing information, comprising the steps of: categorizing data from the data set into a plurality of high level event categories including global events, curvilinear events, amorphous events, and micro-structure events;

classifying the categorized data contained in each high level category into user-labeled signature events; and

correlating the categorized, classified signature events to a present or incipient anomalous process condition.

2. A method according to claim 1, wherein the categorizing step includes generating a grey-scale density image $\rho(x,y)$ from the data set and inputting the grey-scale density image to means for performing the classifying step.

3. A method according to claim 2, wherein the density image is a composite of several overlaying events within the data set.

4. A method according to claim 3, further comprising reducing the data set to simpler, non-overlapping or nearly non-overlapping sets that can be individually analyzed to assign the user-labeled signature events.

5. A method according to claim 1, wherein the global events category is defined as including any unclustered single pixel events, the curvilinear category is defined as including any curvilinear and radial clustered events associated with wafer spinning processes and mechanical surface damage, polishing anomalies, the amorphous category is defined as including nonlinear, tightly grouped cluster events arising from various processes, including lithography, etch, watermarks, and particle stains, and the microstructure category is defined as a collection of distributed single-pixel events which contain laser distributions of defects which reside on the image sub-pixel level and are related to small fine micro-scratching from chemical and mechanical polishing for wafer planarization.

6. A method of performing automated defect spatial signature analysis on a data set representing defect coordinates and wafer processing information, comprising the steps of:

forming a density image $\rho(x,y)$ from the data set;

parsing the density image into two categories based on defect density values: low-density, potentially random events and higher-density, potentially clustered events, thereby segmenting random defect distributions from other signature type events;

classifying the data contained in each category into user-labeled signature events; and correlating the categorized, classified signature events to a present or incipient anomalous process condition.

7. A method according to claim 6, further comprising re-evaluating the low-density, random event image using a connectivity analysis to determine if some of the events should be removed and merged with the clustered-objects image.

8. A method according to claim 7, further comprising moving the initially random events back into the clustered image if connected groups of low-density defect pixels are found.

9. A method according to claim 6, further comprising binarizing the images for higher-density clustered events and processing the binarized image to account for nearest-neighbor relationships and relationships between large connected groups.

10. A method according to claim 9, wherein the processing includes applying a dilation technique to the clustered images so that neighboring objects are grouped into single objects, thereby pulling in some scattered defects around a single event.

11. A method according to claim 10, further comprising determining the features of the resulting image, wherein the features include area, elongation, compactness, and proximity, and then combining the measured features using fuzzy logic-type constraints.

12. A method according to claim 11, further comprising breaking the combined features into initial approximations of a curvilinear mask, $M_{sub.C}(x,y)$, and an amorphous mask, $M_{sub.A}(x,y)$.

13. A method according to claim 12, wherein the mask is a binary image used to filter out areas of the target image, whereby if the mask value is 0, areas are removed and a remainder of the target image where the value is 1 passes through, and wherein the masks are eventually used to generate three final event images on a display device coupled to a computer.

14. A method according to claim 13, further comprising directionally dilating objects based on surrounding structure prior to final feature measurement.

15. A method according to claim 14, wherein each object in the initial curvilinear mask, $M_{sub.C}(x,y)$, is measured to determine a direction of desired elongation for a selected object, based on the distance and size of neighboring objects.

16. A method according to claim 6, wherein the data set is wafer map data.

17. A method according to claim 6, wherein the data set is flat panel display data.

18. An apparatus for performing automated defect spatial signature analysis on a data set representing defect coordinates and wafer processing information, comprising:

means for categorizing data from the data set into a plurality of high level categories including global events, curvilinear events, amorphous events, and micro-structure events;

means for classifying the categorized data contained in each high level category into user-labeled signature events; and

means for correlating the categorized, classified signature events to a present or incipient anomalous process condition.

19. An apparatus according to claim 18, wherein the categorizing means includes means for generating a grey-scale density image $\rho_{ho}(x,y)$ from the data set and means for inputting the grey-scale density image to the classifying means.

20. An apparatus according to claim 19, wherein the density image is a composite of several overlaying events within the data set.

21. An apparatus according to claim 20, further comprising means for reducing the data set to simpler, non-overlapping or nearly non-overlapping sets that can be individually analyzed to assign the user-labeled signature events.

22. An apparatus according to claim 19, wherein the global events category is defined as including any unclustered single pixel events, the curvilinear category is defined as including any curvilinear and radial clustered events associated with wafer spinning processes and mechanical surface damage, polishing anomalies, the amorphous category is defined as including nonlinear, tightly grouped cluster events arising from various processes, including lithography, etch, watermarks, and particle stains, and the micro-structure category is defined as a collection of distributed single-pixel events which contain linear distributions of defects which reside on the image sub-pixel level and are related to small fine micro-scratching from chemical and mechanical polishing for wafer planarization.

23. An apparatus according to claim 19, further comprising means for forming a density image, $\rho_{ho}(x,y)$, and parsing the density image into two categories based on defect density values: low-density, potentially random events and higher-density, potentially, clustered events, thereby segmenting random defect distributions from other signature type events.

24. An apparatus according to claim 23, further comprising means for re-evaluating the low-density, random event image using a connectivity analysis to determine if some of the events should be removed and merged with the clustered-objects image.

25. An apparatus according to claim 24, further comprising means for moving the initial random events back into the clustered image if connected groups of low-density defect pixels are found.

Description

BACKGROUND OF THE INVENTION

1. Field of the Invention

The present invention relates generally to semiconductor manufacturing processes and inspection, and more specifically, to a method and apparatus for classifying semiconductor process signatures for the purpose of allowing semiconductor manufacturers to quickly improve their product yields.

2. Description of the Related Art

The continued trend in semiconductor manufacturing towards higher density devices and larger wafer formats, along with the increased application of optical image-based defect detection and review workstations for process monitoring has generated considerable amounts of data to be evaluated by fab production personnel. This data is necessary to

evaluate the state of the manufacturing process to quickly diagnose process problems and to ultimately improve product yield.

The increased flow of information that must be quickly and correctly evaluated is resulting in data reduction schemes which may not make the most efficient or consistent use of the available information. These schemes primarily depend on human evaluation of large numbers of electronic "wafer maps" to characterize and correct the state of the manufacturing process. However, manual viewing and evaluation of these wafermaps results in a necessarily limited throughput of wafer data and is subject to broadly varying data interpretations such as subjective or inconsistent results and misclassifications due to operator fatigue or inexperience.

U.S. Pat. No. 4,500,789 to Ban et al. describes a method and apparatus for analyzing a wafer surface in which an electron beam is projected onto a desired pattern region. The acceleration voltage of the beam is set at a value at which the distribution of the scattered electrons in a predetermined region is substantially uniform. The exposure time of the electron beam is changed when pattern data is changed.

U.S. Pat. No. 5,256,578 to Corley et al. Describes a method and apparatus for integral semiconductor wafer map recording which comprises a semiconductor wafer having a plurality of individual die thereon. Tests produce data that generate wafer maps.

U.S. Pat. No. 5,479,252 to Worster et al. describes a laser imaging system used to analyze defects on semiconductor wafers that have been detected by patterned wafer defect detecting systems. The laser imaging system uses confocal laser scanning microscopy techniques.

These and other inspection techniques are generally known. In-line inspection of semiconductor wafer products is usually performed by using optical microscopy or light scattering devices to locate and electronically map defect coordinates on a semiconductor wafer. The electronic wafer map is currently developed for approximately 10-20% of all wafers and subsequently requires a human inspector to evaluate and characterize the state of the manufacturing process based on spatial signatures in the data.

A spatial signature is a unique pattern of defects on the wafer surface which is associated with manufacturing problems. For example, a certain pattern might reveal problems with a wafer handle (e.g., a scratch), or with contamination in a chemical vapor deposition process (e.g., a random or skewed particle distribution). There are many unique signatures associated with semiconductor processing which can be used as a guide to quickly characterize and improve manufacturing.

The problem with the current manual method of wafer map evaluation is due to the limited number of wafers that can be manually evaluated in a given period of time and to the lack of objective and repeatable conclusions which can be reached in the decision making process by human inspectors. In general, while there are numerous data gathering techniques, the tools for analyzing the data need improvement in ways that will increase throughput and efficiently diagnose process limiting /yield issues.

SUMMARY OF THE INVENTION

An object of the present invention is to provide a method and apparatus for spatial signature analysis which is capable of quickly and correctly evaluating wafer map data.

Another object of the present invention is to provide a method and apparatus for detecting

and classifying patterns formed on semiconductor wafers.

Another object of the present invention is to provide a method and apparatus for processing wafer map information to provide a robust, non-subjective and repeatable signature identification which results in an enhanced ability to automate the operator pattern-search procedure. This, in turn, increases wafer map throughput and effectively reduces the number of defect locations required for re-detection during off-line, high-resolution review. This will lead to decreased time required to decreased time required to correct manufacturing problems which impact product yield.

These and other objects of the invention are met by providing a method of performing automated defect spatial signature analysis which includes the steps of producing a wafer map which includes data representing defect coordinates and wafer processing information, categorizing the data into a plurality of categories, each containing different types of signature events, and correlating a categorized signature event to a present or incipient anomalous process condition.

These and other objects of the invention will become more apparent from the following detailed description when taken in conjunction with the illustrative embodiments in the accompanying drawings.

BRIEF DESCRIPTION OF THE DRAWINGS

FIG. 1 is an example of a wafer map showing several spatial signatures, as a test wafer would appear on a computer screen or other display device associated with the apparatus of the present invention;

FIG. 2 is a flow chart showing processing steps for wafer map analysis according to the present invention;

FIG. 3 illustrates directional dilation of a set of curvilinear clusters as seen from a computer screen generated by the apparatus of the present invention;

FIG. 4 illustrates masks generated by one of the fuzzy-constraint modules, with frame (a) showing the original wafer map, (b) showing the curvilinear mask, and (c) showing the amorphous mask;

FIG. 5 shows the result of applying the masks of FIG. 4 to the original density image, and in particular, frame (a) shows the original wafer map, frame (b) shows the global or random defects, frame (c) shows the curvilinear clusters and frame (d) shows the amorphous clusters;

FIG. 6 illustrates a series of wafer maps from the same manufacturing lot;

FIG. 7 is a graph of event count versus after number, generated by the apparatus of the present invention and as displayed on a display device;

FIG. 8 is a flow chart of a program for implementing the present invention; and

FIG. 9 is a schematic view of a wafer fabrication process showing inspection points and analysis tools, with dashed lines representing control actions taken by fab personnel for modifying the process, sample plan, etc.

DETAILED DESCRIPTION OF THE PREFERRED EMBODIMENT

The invention as described herein is an automated system for emulating the ability of an expert process engineer to view a picture of a wafer map, perform visual grouping and shape analysis, and then determine the health of the manufacturing process.

The method and apparatus of the invention can be implemented using a computer programmed as described hereinafter. Initially, the defect data or "wafer map data" files are input into the system in either KLA-Results or Tencor-File (or any other suitable) format. The data is converted into an image which is analyzed using statistical and morphological techniques. Ultimate outputs are spatial signatures which fill into one of four event categories: global (or random) events; curvilinear events; amorphous events, or micro-structure events. These will be described in more detail below.

A general depiction of a wafer map is shown in FIG. 1. The figure shows several spatial signatures. The top of the map shows radial patterns attributable to a wafer-handling problem, the upper right shows particle contamination, and the lower left shows signs of mechanical damage which caused scratching.

Gray-scale images are created from the wafer map which have pixel-intensity values that represent the number of defects per unit area. The conversion of wafer maps pixel-intensity images applies a quadrature mapping (i.e., binning) of the defects into a density image. A fine-scale defect map can be generated at a user-selectable resolution. For example, a 512.times.512 pixel resolution represents a bin size of 390 .mu.m.times.390 .mu.m per pixel for a 200 mm diameter wafer.

FIG. 2 shows a flow chart for software used to implement the present system. A grey-scale density image rho(x,y), is generated from the electronic wafer map for processing. That density image can be considered a composite of several overlaying events within the wafer map data. The initial focus of wafer map signature analysis is to reduce the data set to simpler, non-overlapping (or nearly non-overlapping) sets that can be individually analyzed and finally classified to a user-defined class.

To accomplish this, four subgroups, into which a majority of all signature types fall, are defined. These high-level classes were determined to be optimal for this application after extended interviews with semiconductor fabrication personnel and an examination of several hundred wafer maps provided by Semiconductor Manufacturing Technology (SEMITECH) Consortium, of Austin, Tex., and its member companies. The classifications are defined as follows:

G(x,y)—global distribution—a logical grouping of unclustered single events associated with, for example, particle contamination in the manufacturing process;

C(x,y)—curvilinear distribution—curvilinear and radial clustered events associated with wafer spinning processes, mechanical surface damage, polishing anomalies, etc;

A(x,y)—amorphous distribution—nonlinear, tightly grouped cluster events arising from various processes, such as lithography, etch, watermarks, or particle stains; and

M(x,y)—micro-structure—a collection of distributed single-pixel events which contain linear distributions of defects. These defect distributions reside on the image sub-pixel level and are related to small, fine micro-scratching from chemical and mechanical polishing for wafer planarization.

Density sub-images are components of the original density and, therefore, obey the

conservation principle:

$$\rho(x,y)=G(x,y)+C(x,y)+A(x,y)+M(x,y)$$

The original density image, $\rho(x,y)$, is initially parsed into two categories based on defect density values: low-density, potentially random events and higher-density, potentially clustered events. This parsing is a first attempt to segment random defect distributions from other signature type events.

The low-density, random event image is then re-evaluated using a connectivity analysis to determine if some of the events should be removed and merged with the clustered-objects image. These initially random events may be moved back into the clustered image if connected groups of low-density defect pixels are found. For example, some shallow, short scratches will have a low density of defects per unit area, but will still appear as several connected pixels producing an elongated shape on the wafer map. This event is not a typical condition, but it does occur. Usually, non-random defects or clusters will have a high density of defects per unit area of the wafer.

The image for higher-density clustered events is binarized and operated on by a series of morphological processes. These processes account for nearest-neighbor relationships as well as the relationship between large connected groups. Some standard dilation techniques are applied to the clustered image so that neighboring objects are grouped into single objects. Another effect of the dilation procedure, a morphological process, is to pull in some scattered defects around a single event. For example, a scratch will generate an elongated defect where the wafer was damaged. It will also scatter small particles of wafer material around the scratch.

Features of merged objects in the resulting image (area, elongation, compactness, proximity, etc.) are determined and then combined using fuzzy logic-type constraints. Output of the fuzzy constraint module then breaks the clustered event image into initial approximations of a curvilinear mask, $M_{sub.C}(x,y)$, and an amorphous mask, $M_{sub.A}(x,y)$. A "mask" is simply a binary image (values 0 or 1) used to filter out areas of the target image. Where the mask value is 0, areas are removed. The rest of the target image (where the value is 1) passes through. These masks are eventually used to generate the four final event images on a display device coupled to the computer.

Curvilinear processing requires a thorough understanding of the neighboring relationships between objects. Extensive study of wafer maps reveals that most elongated structures, such as scratches or radial events, consist of several disconnected segments. The algorithm must accommodate the segmented nature of elongated events when attempting to collect the segments realistically while maintaining object shape. The present invention directionally dilates objects based on the surrounding structure prior to the final feature measurement. The directional dilation technique is novel to this technique. Each object in the initial curvilinear mask, $M_{sub.C}(x,y)$, is measured to determine a direction of desired elongation for a selected object, based on the distance, size and number of neighboring objects. An analogy can be made to the gravitational pull of one planetary object to another—a large mass (or area) or a close proximity results in a stronger directional pull.

FIG. 3 illustrates directional dilation of a set of curvilinear clusters. In the (a) frame, there is shown a binary version of the distributed curvilinear-segmented cluster events. The (b) frame shows the resultant image following standard isotropic dilation, and the (c) frame show the directionally dilated result. In the (c) frame, the resulting objects are connected along preferential growth paths and the morphological features are more indicative of the true shape of the original curvilinear events.

After the directional dilation is applied to the initial curvilinear image, several features of the new objects are calculated, including area, elongation, compactness, and proximity. These feature values then pass through a second fuzzy-constraint module to determine if any of the objects need to be removed from the curvilinear mask, $M_{sub.C}(x,y)$, and sent back into the amorphous mask, $M_{sub.A}(x,y)$. FIG. 4 shows the result of the process on a wafer map that has several curvilinear objects, a couple of amorphous patterns, and a scattering of random defects. Shown in sequence are the original wafer map in frame (a), the curvilinear mask in frame (b), and the amorphous mask in frame (c).

Once the final versions of $M_{sub.C}(x,y)$ and $M_{sub.A}(x,y)$ have been obtained, they are added together, and the complement of the result is taken to generate the final global mask, $M_{sub.G}(x,y)$. The final density images $C(x,y)$, $A(x,y)$, and $G(x,y)$ are then created by multiplying the corresponding mask by the original density image, $\rho(x,y)$. The output of the apparatus consists of three density images. The result of applying the masks of FIG. 4 to the original density image is shown in FIG. 5.

Distribution statistics are extracted from the global event image, and object feature measurements are extracted from the curvilinear and amorphous event images. That information is then fed into the following application areas: (1) clustering analysis for statistical process control ("SPC"); (2) intelligent sampling for off-line review, and (3) signature/process clarification.

SPC charts that monitor just the total defect count tend to vary widely in the presence of multiple defect events, such as scratches. Modified SPC that monitors different categories of spatial signatures separately from the random defect distributions will provide a more accurate picture of the health of the manufacturing process.

An example of the method and apparatus of the present invention is illustrated with reference to FIG. 6, which shows a series of wafer maps from the same manufacturing lot. They have a combination of random defects and a few clusters. Overall, however, the defect density across the wafers is low. FIG. 7 shows the plots of event count versus wafer number for both total defects and random defects after amorphous clusters were removed via data manipulation according to the invention. Conspicuously, the total defect count varies widely, because some of the small amorphous events that occurred on wafers x1, x2, and x8 have high defect densities. If those amorphous events are removed (or monitored separately) it is seen that the number of global or random defect events is consistently low.

The invention can be used to perform intelligent sampling of wafer defects for off-line review and automatic defect classification. Only a small sampling of the defects that are part of one process "event," or signature, need to be examined in detail for high resolution analysis.

The invention can also be used for on-line quality control. A system could automatically monitor wafer maps to look for process-specific signatures and then sound an alarm when anomalous conditions arise, thus, potential equipment problems can be identified before yield is affected. Furthermore, a system that not only sets an alarm, but also directs maintenance personnel to the specific piece of faulty equipment, would provide a key link in the cycle of problem emergence, identification and correction.

FIGS. 8(a)-(c) provide a detailed flow chart for the software implementation of the present invention, and is essentially an expanded and more detailed version of the flow chart of FIG. 2.

FIG. 9 shows a system for collecting and analyzing defect data in a production environment.

contamination and roller anomaly defects in continuously manufactured/finished paper products; bubbles, inclusions, and delaminations in continuously manufactured thin film materials; scoring, insect damage, and mechanical handling defects in leather tanning and finishing; and correction of low quality text representations in document processing and optical character recognition.

Although the invention has been described with reference to a particular embodiment, it will be understood to those skilled in the art that the invention is capable of a variety of alternative embodiments within the spirit and scope of the appended claims.

Images

Shopping Cart

Order Copy

Hit List

Top

Home

Boolean

Manual

Number

Order Copy

PTDLs

Help

As wafers exit a fabrication process station "A" wafer map data is generated by an in-line defect detection workstation generally incorporating a microscopy or light-scattering system. A sampling plan is implemented which encompasses a small percentage of batch or "lot" of wafers (e.g., 20% of wafers in a given lot).

Once a wafer has been scanned by the instrument, its electronic wafer map is moved to a yield management system which includes a database where some level of automatic statistical process control may be used to count "events." Events are occurrences on the wafer which were sensed by the in-line defect detection tool and may arise from particle contamination, mechanical damage, process variations, or process excursions. The analysis, in the form of a computer program, counts events and develops trend data which can be used for prediction or to alarm operators when a process is going out of specification or when maintenance or calibration must be scheduled.

A smaller percentage of the wafer map data (e.g., 20% of the sampling plan, or one lot out of every five lots) will be manually inspected unless the statistical process control requires otherwise. The information in the wafer map consists of detected defect coordinates as well as process information such as step, layer, and product.

The existence of patterns in the wafer map data is typically observed manually by an operator viewing a plot of the coordinate points during analysis. The wafer map data may be combined or "stacked" across wafers in a lot or across lots to better view the evolution of process signatures which may assist in diagnosing manufacturing problems that may be too subtle on a per wafer basis. Also, a sub-sample plan may be developed during manual wafer map analysis prior to off-line, high-resolution defect review. Off-line review takes place on a microscopy workstation and attempts to classify the defect (i.e., discern the exact type and cause of the defect) by viewing, at high resolution (e.g., 0.01 $\mu\text{m}/\text{pixel}$), individual defect morphology, color, texture, or relationship to process or layer (e.g., extra-pattern due to an insufficient etch or lithography problem).

Typically, a coordinate map may contain several hundred to several thousand defects which must be manually reviewed and classified during off-line review. An event such as a large scratch may contain hundreds of individually detected defects all originating from the same cause. A pre-analysis of signatures on the wafer map can result in an efficient high resolution sampling plan which greatly reduces the number of defects which must be manually revisited.

The automated process of the present invention is achieved by at first pixelating the wafer map data to provide a defect density map where the intensity of each pixel is indicative of the defect density at that location. After pixelation, a series of local and global process steps are applied. Local processing uses the relationship between nearest-neighbor defects (distances on the order of 1 μm to 10 μm) to initially group points into events. Global processing (distances on the order of 1 mm to 10 mm) uses the shape, size, and proximity of these initial event groups along with a grouping process referred to previously as directional dilation to further the clustering. The result is an electronic results file containing signature classification information and process statistics (e.g., event counts) which are used by the plant engineer to characterize the manufacturing process and improve product yield.

The automated analysis of the present invention can be used to solve a variety of industrial quality and metrology inspection problems. The methodology could be applied to any manufacturing process which results in distributed product defects arising from a common process cause. For example, it could be used to detect defects (similar to semiconductor defect creation mechanisms) in flat panel display manufacturing; inclusions and pinch roller damage defects in continuously formed sheet steel and aluminum; yarn defects, print registration, rotary screen defects in continuously manufactured/finished textiles; holes,

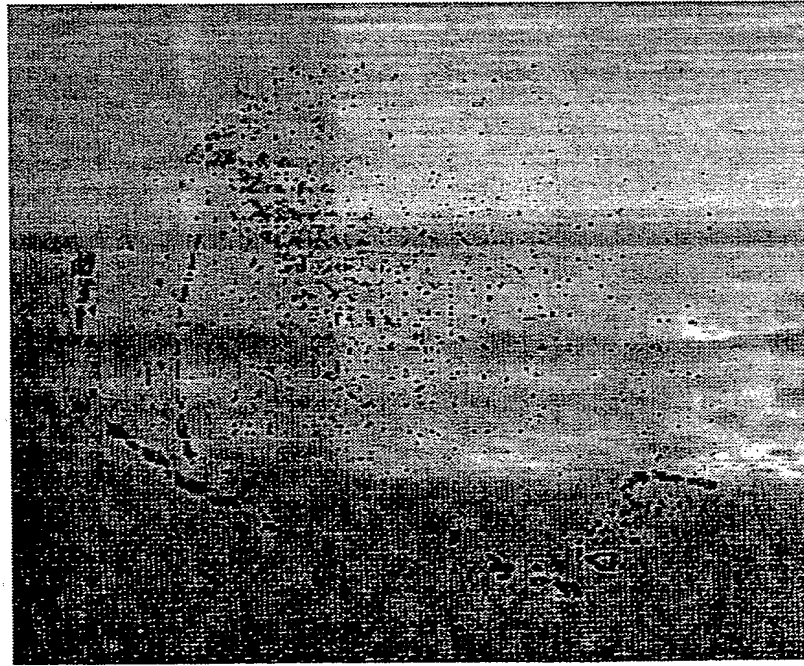


FIG. 1

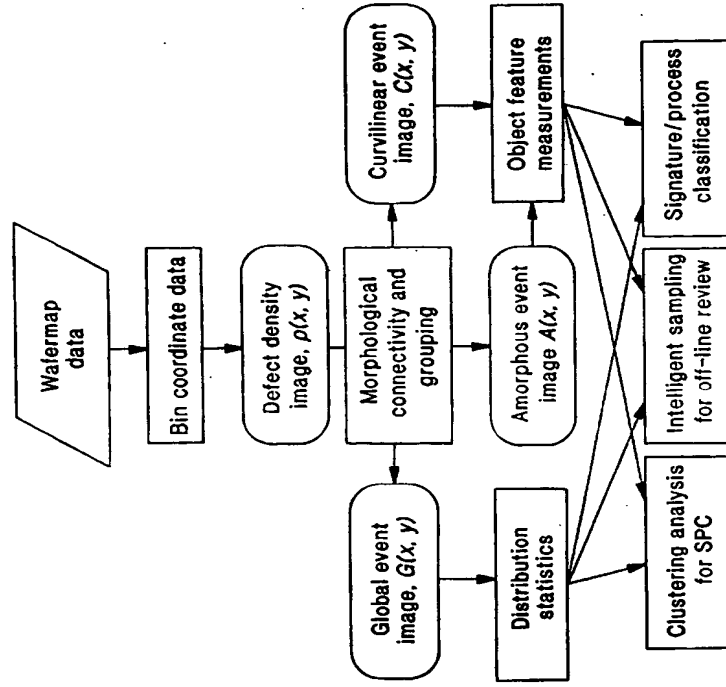


FIG. 2

FIG. 5A FIG. 5B

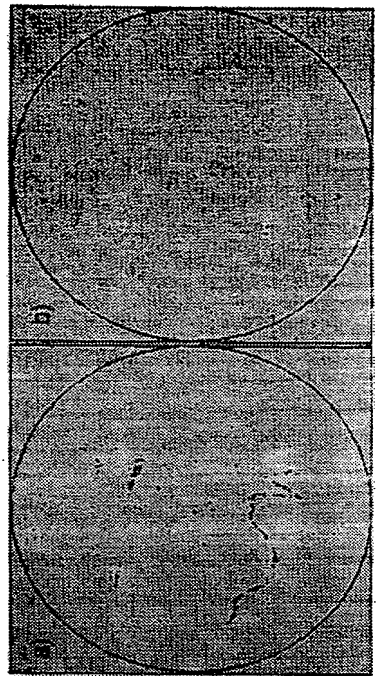


FIG. 5C FIG. 5D

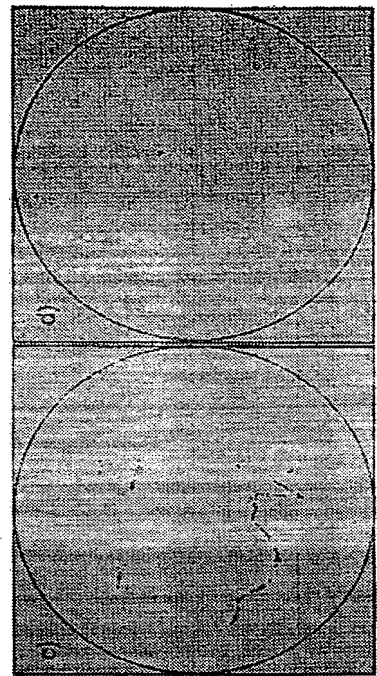


FIG. 3A FIG. 3B FIG. 3C

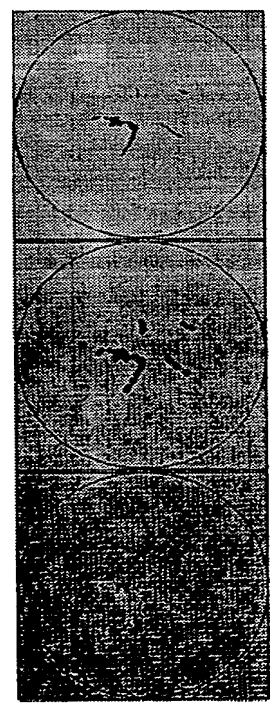
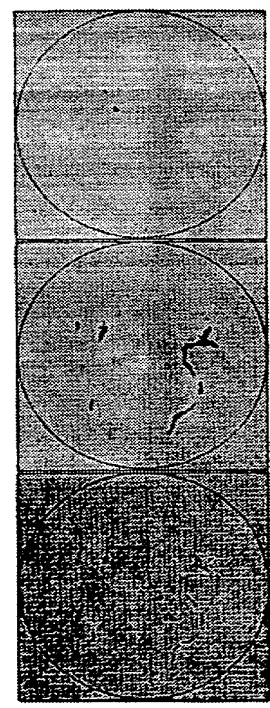


FIG. 4A FIG. 4B FIG. 4C



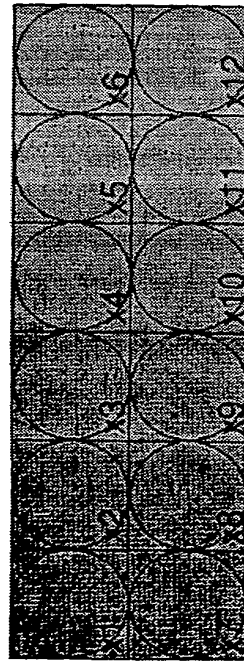


FIG. 6

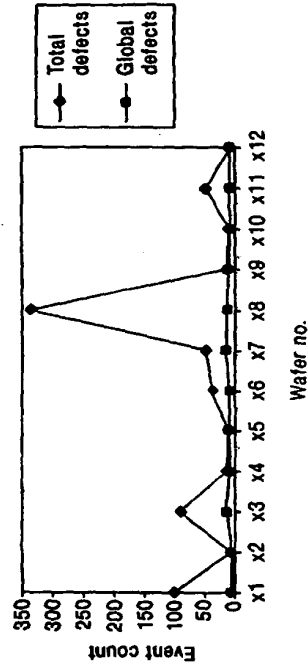
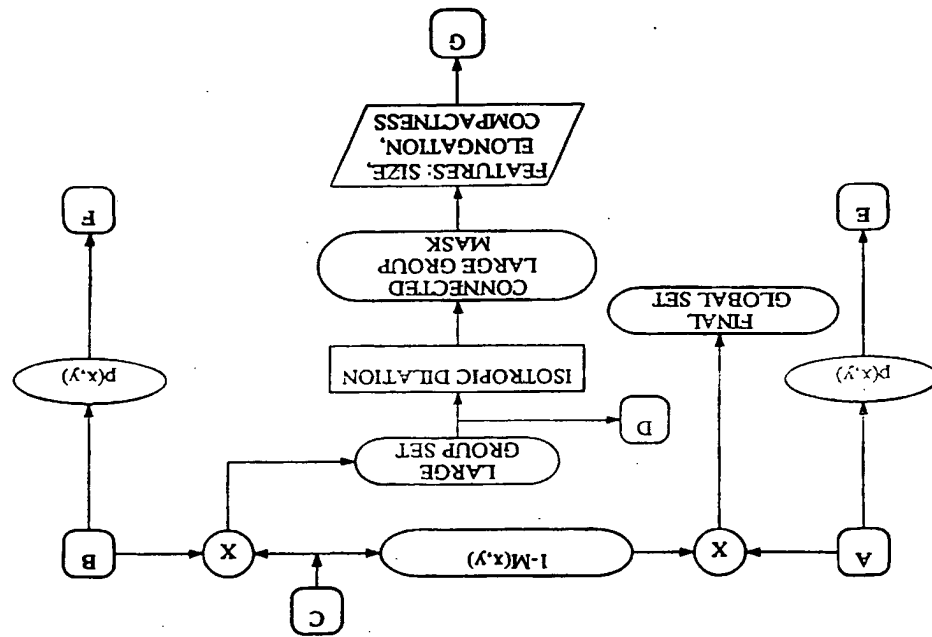
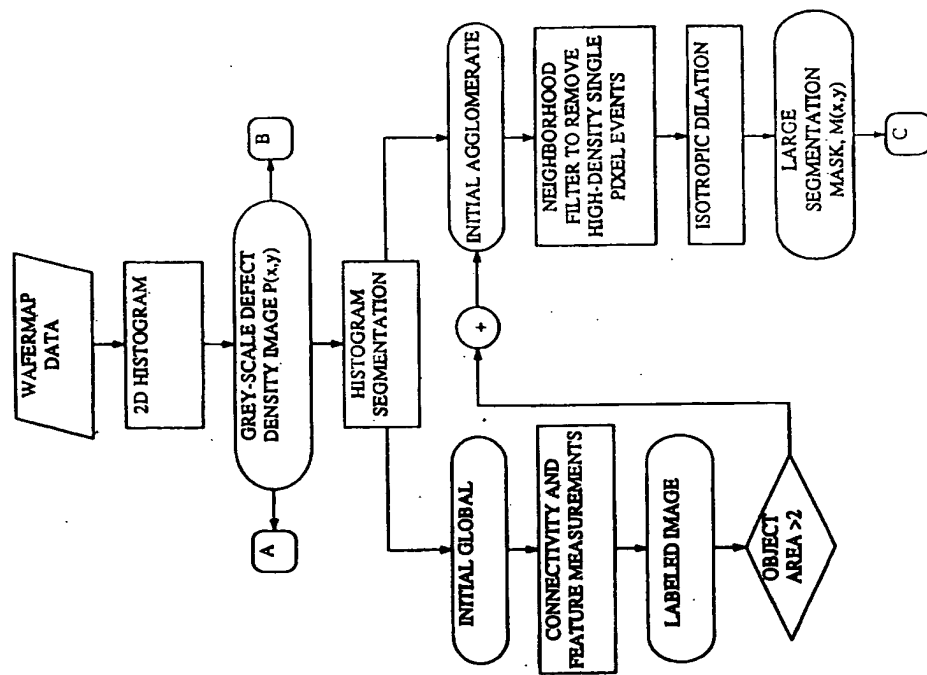


FIG. 7



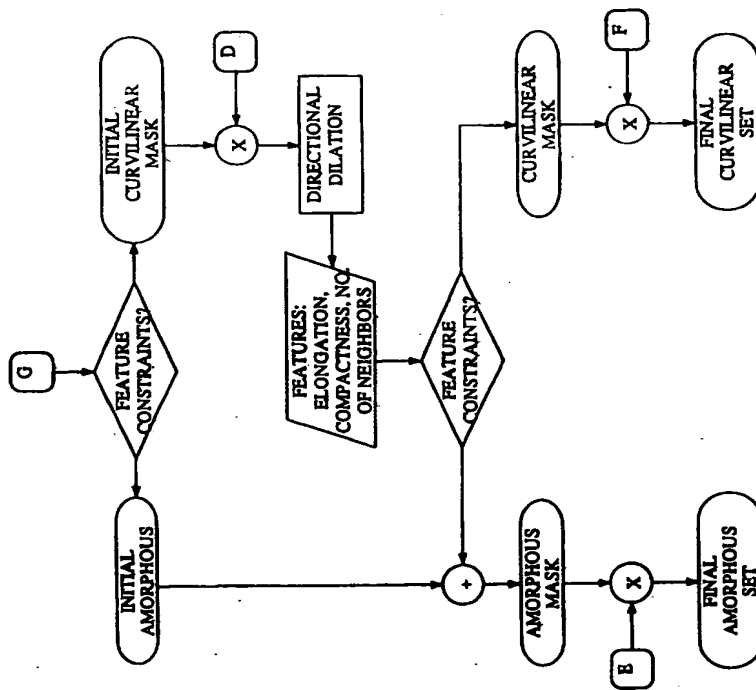


FIG. 8C

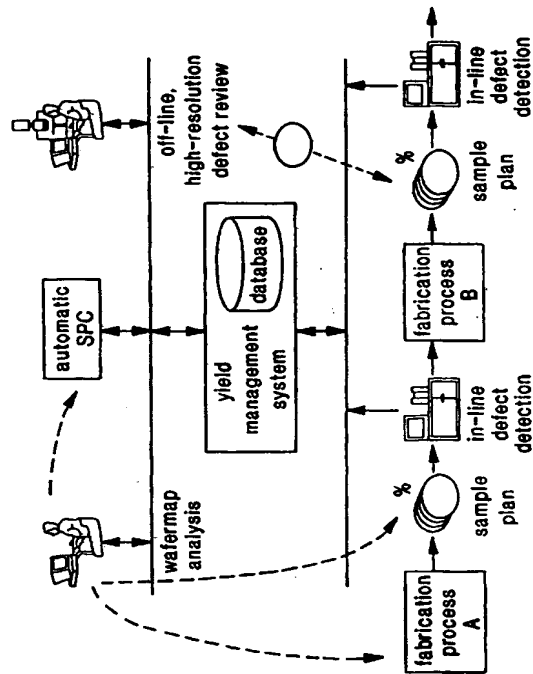


FIG. 9